

# Síntesis de un Circuito Caótico Empleando VHDL

A. Jiménez Triana, C. I. Camargo Bareño, J. A. Cortés Romero

## ABSTRACT

This paper shows the procedure for design a chaotic circuit using VHDL on FPGAs. The dynamic system which was selected is Lorenz's chaotic attractor. The synthesis was developed by a Hardware Description Language and finally was implemented in a PLD device. The main goal of this project was the use of Programmable Logic Devices in DSP function's implementation, and it shows the possibility to get easy chaotic systems on chip implementation. Chaotic systems provide a rich mechanism for signal design and generation, with potential applications to communications and signal processing. Recently these control methods have been applied in another chaotic biological system, epileptic seizures in the brain. The first successful application of these methods in controlling a chaotic biological system was in cardiology.

## RESUMEN

EN este artículo se describe el procedimiento de diseño para sintetizar un sistema caótico ampliamente estudiado en la literatura de dinámica no lineal y caos, *el atractor caótico de Lorenz*. La síntesis es realizada empleando un dispositivo lógico programable mediante el lenguaje de descripción de hardware VHDL. La motivación principal en la realización de este trabajo es el creciente interés por utilizar dispositivos lógicos programables en procesamiento digital de señales y demostrar la posibilidad de obtener circuitos fácilmente implementables en un chip que puedan reproducir la dinámica caótica. Los sistemas caóticos proporcionan un mecanismo para diseño y generación de señales, con aplicaciones potenciales en Comunicaciones y procesamiento de señales. Recientemente este método de control ha sido aplicado en sistemas caóticos biológicos, ataques epilépticos en el cerebro. La primera aplicación exitosa de este método de control fue en cardiología.

# Síntesis de un Circuito Caótico Empleando VHDL

A. Jiménez Triana, C. I. Camargo Bareño, J. A. Cortés Romero

**Resumen**—Este trabajo soporta el diseño de un circuito electrónico digital que sintetiza la dinámica caótica del atractor de Lorenz, empleando el lenguaje de descripción de hardware VHDL.

**Índice de Términos**— Atractor de Lorenz, Circuito caótico digital, Dispositivos lógicos programables, Lenguaje de descripción de hardware VHDL.

## I. INTRODUCCIÓN

En este artículo se describe el procedimiento de diseño para sintetizar un sistema caótico ampliamente estudiado en la literatura de dinámica no lineal y caos, el atractor caótico de Lorenz. La síntesis es realizada empleando un dispositivo lógico programable mediante el lenguaje de descripción de hardware VHDL. La motivación principal en la realización de este trabajo es el creciente interés por utilizar dispositivos lógicos programables en procesamiento digital de señales y demostrar la posibilidad de obtener circuitos fácilmente implementables en un chip que puedan reproducir la dinámica caótica. Los sistemas caóticos proporcionan un mecanismo para diseño y generación de señales, con aplicaciones potenciales en Comunicaciones y procesamiento de señales. Recientemente este método de control ha sido aplicado en sistemas caóticos biológicos, ataques epilépticos en el cerebro. La primera aplicación exitosa de este método de control fue en Cardiología.

En la primera parte del trabajo se realiza una descripción del sistema caótico de Lorenz y se especifican los valores que se asignaron a los parámetros, En la segunda parte se introduce la metodología de diseño y en la parte final se presentan los resultados de las simulaciones y se contrastan con los resultados experimentales.

Manuscrito recibido en Agosto 15, 2002. Este trabajo fué realizado con la colaboración de la Universidad Nacional de Colombia y la Universidad Distrital Francisco José de Caldas, y muestra algunos de los resultados obtenidos en la investigación que realiza en la maestría en automatización industrial el Ing. A. Jiménez.

A. Jiménez trabaja en la actualidad en la universidad Distrital Francisco José de Caldas como docente investigador (ajtriana@hotmail.com).

C. I. Camargo y J. A. Cortes son docentes investigadores adscritos al departamento de ingeniería eléctrica y electrónica de la U. Nal. de Colombia (carlos\_ivan\_camargo@yahoo.com, john\_alexander\_cortes@yahoo.es).

Una de las características importantes de la implementación de este sistema en un dispositivo lógico programable es su fácil reproducción y la facilidad en la variación de parámetros del circuito. Lo cual permitiría una mejor caracterización de este tipo de circuitos.

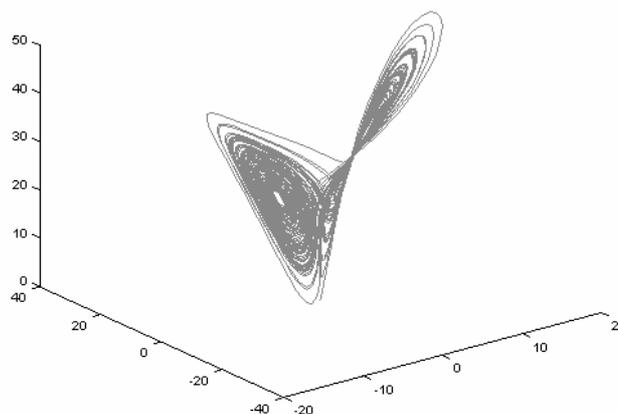


Fig. 1. La figura muestra el atractor de Lorenz para  $p = 10$ ,  $r = 28$ ,  $b = 8/3$ .

## II. SISTEMA DE LORENZ

### A. Atractor de Lorenz

En la década del 50, un meteorólogo del MIT llamado Edward Lorenz accidentalmente descubrió la presencia de Caos en una ecuación diferencial intentando desarrollar métodos para la predicción del clima. Esta ecuación, la cual lleva su nombre, ha sido desde entonces ampliamente utilizada en el estudio del caos y para resaltar su importancia se escribirá a continuación:

$$\begin{aligned}x' &= p(x-y) \\y' &= rx - y - xz \\z' &= xy - bz\end{aligned}\tag{1}$$

Aquí  $x$ ,  $y$ ,  $z$  representan las variables de estado, y  $p$ ,  $r$ ,  $b$  son constantes del sistema. Para  $p=10$ ,  $b=8/3$ , y  $r=28$  se observa que el sistema se comporta caóticamente. Esto significa que para esos valores de los parámetros las soluciones parecen ser sensibles a las condiciones iniciales y la mayoría de ellas no

son soluciones periódicas ni convergen a soluciones periódicas o equilibrios.

En (0,0,0) existe un equilibrio para todo r; para  $r < 1$  es un atractor estable. Para  $r \geq 1$  existen dos nuevos equilibrios:

$$(\sqrt{b(r-1)}, \sqrt{b(r-1)}, r-1) \text{ y} \\ (-\sqrt{b(r-1)}, -\sqrt{b(r-1)}, r-1).$$

Este par de equilibrios se bifurcan desde el origen en  $r=1$  y se alejan cuando r se incrementa. Para  $r \geq 1$  el origen es inestable.

### III. DISEÑO DEL CIRCUITO

Para realizar la síntesis del sistema de Lorenz y representarlo digitalmente, se siguió la metodología de diseño mostrada en la siguiente Figura.

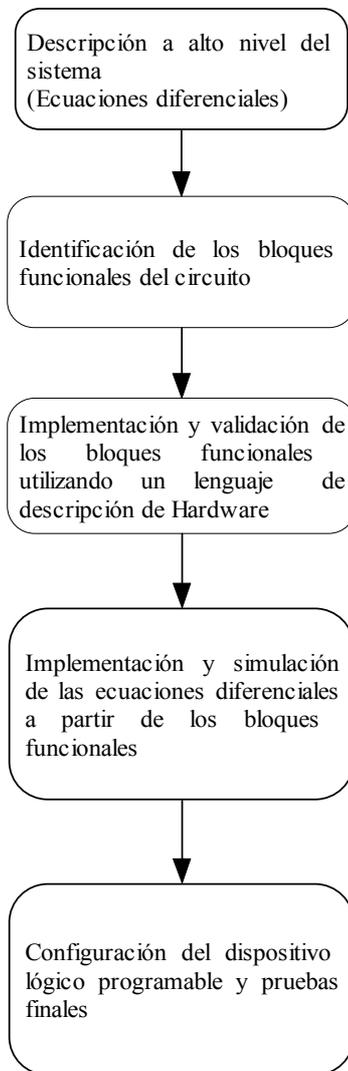


Figura 2. Flujo de diseño para la implementación de un sistema caótico en un dispositivo lógico programable.

#### A. Descripción del sistema

Dada la naturaleza del sistema digital a implementar, la forma más conveniente de realizar su descripción funcional es mediante las ecuaciones diferenciales (1), (2) y (3).

#### B. Identificación de los bloques funcionales

Ya que los lenguajes de descripción de hardware disponibles actualmente no permiten la síntesis directa de ecuaciones diferenciales, se hace necesario discretizarlas. Para lograr esto, se utiliza la siguiente aproximación para la derivada:

$$\frac{dx}{dt} = \frac{x(k+1) - x(k)}{\Delta h}$$

La validez de esta expresión depende del valor que tome  $\Delta h$ , el cuál ha sido asumido como 0.01.

Con esta aproximación, el sistema de Lorenz puede ser reescrito como:

$$\frac{x(k+1) - x(k)}{\Delta h} = -\sigma x(k) + \sigma y(k) \\ \frac{y(k+1) - y(k)}{\Delta h} = -x(k)z(k) + rx(k) - y(k) \\ \frac{z(k+1) - z(k)}{\Delta h} = -x(k)y(k) - bz(k)$$

y después de algunas simplificaciones finalmente puede ser expresado mediante ecuaciones en diferencias, así:

$$x(k+1) = x(k)[1 - \sigma\Delta h] + \sigma\Delta h y(k) \quad (4)$$

$$y(k+1) = -\Delta h x(k)z(k) + r\Delta h x(k) + y(k)[1 - \Delta h] \quad (5)$$

$$z(k+1) = \Delta h x(k)y(k) + z(k)[1 - b\Delta h] \quad (6)$$

donde los parámetros tienen los siguientes valores:  $\sigma=10$ ,  $b=8/3$  y  $r=28$ .

Una vez discretizadas las ecuaciones diferenciales podemos observar fácilmente que bloques son necesarios para su implementación. De las ecuaciones (4), (5) y (6) podemos concluir que para construir este sistema son necesarios los siguientes bloques funcionales: Multiplicador, Sumador, Amplificadores de ganancia fija y retardos. Estos bloques funcionales son necesarios para la implementación de cualquier función de transferencia y por lo tanto pueden utilizarse para implementar cualquier sistema dinámico que las incluya en su modelo.

**C. Implementación de los bloques funcionales utilizando HDL.**

A continuación se hará una descripción muy rápida de la implementación de cada uno de los bloques funcionales utilizando VHDL.

1) *Retardo:* La expresión  $x(k+1) = f(x,y,k)$  se puede implementar con un banco de flip-flops tipo D. La ecuación de uno de estos flip-flops es:  $Q^* = D$ . Donde  $Q^*$  indica el estado futuro de la salida cuando se presenta un flanco en la señal del reloj. Si el estado actual lo denominamos  $Q(k)$  y el estado siguiente  $Q(k+1)$ , la ecuación del flip flop tipo D es:  $Q(K+1) = D$ .

2) *Sumador:* La implementación de un sumador en un lenguaje de descripción de hardware es tan simple como escribir la ecuación  $S = A + B$ .

3) *Amplificador de ganancia fija y Multiplicadores:* Estos dos bloques funcionales se pueden implementar utilizando la misma entidad de VHDL ya que uno es un caso particular del otro. Para la implementación de este multiplicador se utilizó el algoritmo representado en la siguiente figura:

**ALGORITMO DE MULTIPLICACION**

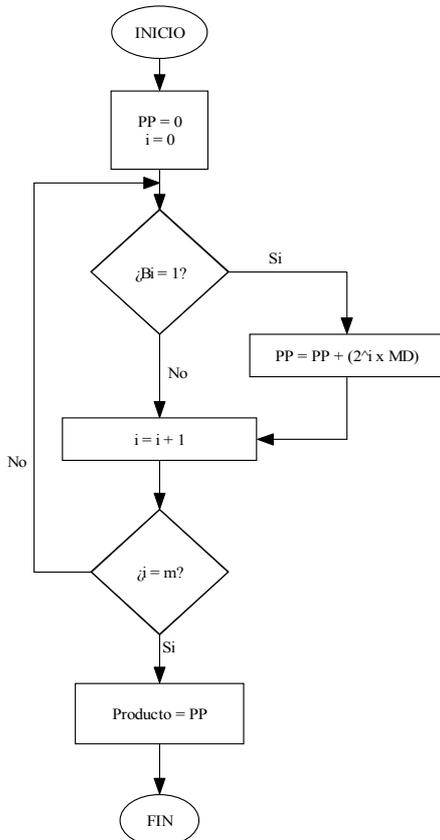


Figura 3. Algoritmo de multiplicación utilizado para la implementación de los bloques multiplicadores.

**D. Implementación y simulación de las ecuaciones diferenciales utilizando bloques funcionales.**

La siguiente figura muestra el diagrama de bloques del sistema construido a partir de los bloques definidos anteriormente:

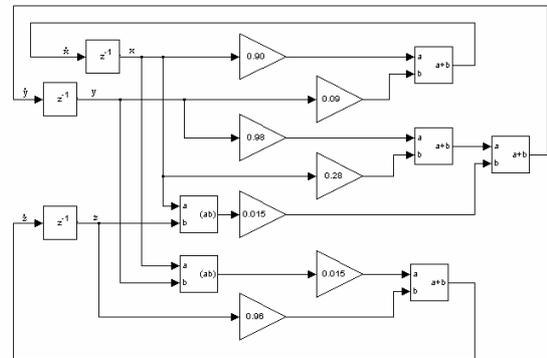


Figura 4. Diagrama de bloques del sistema caótico utilizando bloques funcionales descritos en VHDL.

Debido a que el resultado de la simulación arroja valores binarios, se procedió a tabular estos resultados para su posterior visualización en una hoja de cálculo y se obtuvieron los siguientes resultados:

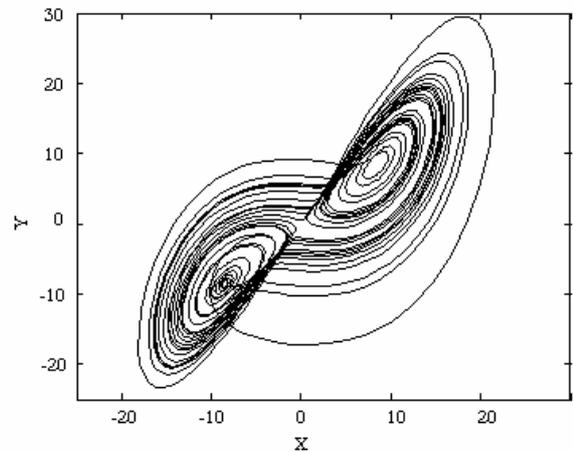


Figura 5. Resultados de la simulación del sistema digital.

**E. Configuración del dispositivo lógico programable**

El último paso en el flujo de diseño consiste en la configuración del dispositivo lógico programable. En este paso se deben tomar las siguientes decisiones: Proveedor de los dispositivos lógicos programables, Capacidad del dispositivo.

Para la implementación nosotros elegimos el dispositivo XC2S200 de la familia SPARTAN de XILINX, el cual posee 200.000 compuertas equivalentes.

#### IV. CONCLUSIONES

El creciente nivel de integración facilita la utilización de los dispositivos lógicos programables en aplicaciones en donde sólo se utilizaban DSPs.

Se presentó una metodología de diseño que permite implementar un sistema dinámico representado por ecuaciones diferenciales utilizando lenguajes de descripción de hardware.

#### REFERENCIAS BIBLIOGRAFICAS

- [1] Chen, H., Dong,X; “*On Feedback Control of Chaotic Continuous Time System*”; IEEE Transactions on Circuits and Systems, Vol.40, N0.9, September 1993.
- [2] Jiménez, T, Alexander; “*Estudio del comportamiento Caótico en sistemas dinámicos*” Tesis de grado para optar al título de M.S. En Automatización Industrial, Universidad Nacional de Colombia, Agosto del 2002.

**Camargo Carlos** Recibe el grado M.S en Ingeniería Electrónica y Computadores de la Universidad de los Andes en 1999. Actualmente es profesor investigador de la Universidad Nacional de Colombia.

**Cortés John** Recibe el grado M.S en Automatización Industrial de la Universidad Nacional de Colombia en 1999. Actualmente es profesor investigador de la Universidad Nacional de Colombia.

**Jiménez Alexander** Recibe el grado de Ingeniero Electricista de la Universidad Nacional en 1996. Actualmente es profesor investigador de la Universidad Distrital.

