

ANÁLISE AC DE UM AMPLIFICADOR INVERSOR UTILIZANDO ASSOCIAÇÃO TRAPEZOIDAL DE TRANSISTORES MOS DE COMPRIMENTO MÍNIMO

Alessandro Girardi, Sergio Bampi

[girardi, bampi]@inf.ufrgs.br

Universidade Federal do Rio Grande do Sul - UFRGS

Instituto de Informática

Cx. Postal 15064 CEP 91501-970

Porto Alegre - RS – BRASIL

ABSTRACT

This paper analyzes the behavior of a single stage MOS amplifier with the substitution of each single transistor of arbitrary W and L (channel length) by an equivalent trapezoidal association of MOS transistors (TAT) with minimum lengths. The goal is to define the most determinant factors in the equivalent TAT selection, taking into consideration, beyond the current matching, also the small signal behavior. This work shows that the current equivalent association may not be a good alternative when the target single transistor is not part of a bias circuit but part of a gain stage, degrading the circuit low frequency gain. Moreover, the small AC signal equivalent association does not modify the bias current provides the same single transistor circuit gain and has advantages in the frequency response.

RESUMO

Este artigo analisa o comportamento de um circuito MOS amplificador de um único estágio com a substituição de cada transistor simples de W e L (comprimento e largura de canal) arbitrários por uma associação trapezoidal equivalente de transistores MOS (TAT) de comprimento mínimo de canal. O objetivo é determinar quais os fatores determinantes na escolha do TAT equivalente levando-se em consideração, além do casamento de corrente, também o seu comportamento em pequenos sinais. Será mostrado que a associação equivalente em corrente pode não ser uma boa alternativa quando o transistor em questão não fizer parte de um circuito de polarização, degradando o ganho em baixas frequências. Já uma associação equivalente para pequenos sinais não influencia na corrente de polarização, gera o mesmo ganho do circuito com transistores simples e ainda apresenta vantagens na resposta em frequência.

ANÁLISE AC DE UM AMPLIFICADOR INVERSOR UTILIZANDO ASSOCIAÇÃO TRAPEZOIDAL DE TRANSISTORES MOS DE COMPRIMENTO MÍNIMO

Alessandro Girardi, Sergio Bampi

[girardi, bampi]@inf.ufrgs.br

Universidade Federal do Rio Grande do Sul - UFRGS

Instituto de Informática

Cx. Postal 15064 CEP 91501-970

Porto Alegre - RS - BRASIL

RESUMO

Este artigo analisa o comportamento de um circuito MOS amplificador de um único estágio com a substituição de cada transistor simples de W e L (comprimento e largura de canal) arbitrários por uma associação trapezoidal equivalente de transistores MOS (TAT) de comprimento mínimo de canal. O objetivo é determinar quais os fatores determinantes na escolha do TAT equivalente levando-se em consideração, além do casamento de corrente, também o seu comportamento em pequenos sinais. Será mostrado que a associação equivalente em corrente pode não ser uma boa alternativa quando o transistor em questão não fizer parte de um circuito de polarização, degradando o ganho em baixas frequências. Já uma associação equivalente para pequenos sinais não influencia na corrente de polarização, gera o mesmo ganho do circuito com transistores simples e ainda apresenta vantagens na resposta em frequência.

1. INTRODUÇÃO

A etapa de prototipação é uma fase crítica no projeto de circuitos analógicos. Simulações extensivas não garantem necessariamente a funcionalidade esperada do circuito. Metodologias tradicionais de projeto requerem um ciclo de fabricação completo, que pode demorar até quatro ou mais semanas e atrasar substancialmente a introdução de um novo produto no mercado. Além disso, um processo dedicado é caro e fatores econômicos devem determinar sua viabilidade.

Uma alternativa é o uso de matrizes pré-difundidas, as quais têm a vantagem de diminuir custos não-recorrentes e, assim, são mais atrativas para produção em pequena escala. Nesta estratégia, lotes de *wafers* contendo células primitivas de arranjos de transistores são fabricados e estocados. Todos os passos iniciais de

fabricação são realizados antes da customização final. As conexões em metal, vias e passivação são então aplicadas sobre os *wafers* pré-difundidos para determinar a funcionalidade do circuito, reduzindo o tempo de *turn-around* para uma semana ou mesmo para alguns dias [1].

A matriz *sea-of-transistors* (SOT) foi inicialmente desenvolvida para aplicações digitais [2]. Porém, a técnica da associação trapezoidal de transistores (TAT) [3] apareceu como uma alternativa ao projeto de circuitos analógicos sobre matrizes pré-difundidas. Deste modo, os circuitos mistos analógico-digitais podem valer-se desta técnica de projeto semi-customizado, principalmente devido à possibilidade de automação do projeto utilizando TATs sobre a matriz SOT. A ferramenta LIT, por exemplo, permite a automação da conversão de circuitos analógicos projetados com transistores simples em circuitos formados por TATs, além da síntese automática do *layout* [4].

Uma das principais dificuldades, entretanto, é a escolha adequada da associação TAT equivalente que irá substituir determinado transistor simples. Uma equivalência em corrente não significa que todas as características de pequenos sinais serão mantidas. Desta forma, este artigo faz uma análise da substituição de um transistor simples de um amplificador inversor por um TAT equivalente e a sua influência no ganho e na resposta em frequência do circuito.

2. A ASSOCIAÇÃO TRAPEZOIDAL DE TRANSISTORES

Uma associação trapezoidal de transistores (TAT), proposta por [5], consiste em dois transistores em série, sendo que o transistor conectado ao terminal de dreno possui largura de canal (W) maior que o transistor conectado ao terminal de fonte. Os *gates* dos dois

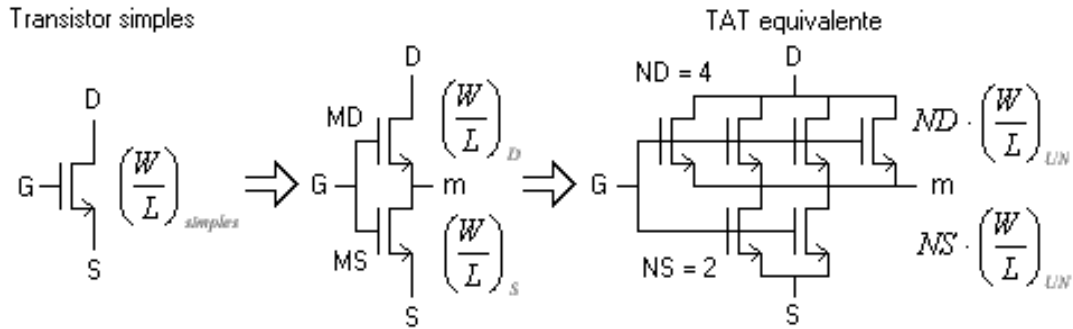


Figura 1 - Esquema de construção de um TAT equivalente a um transistor simples

transistores estão conectados entre si, formando um dispositivo com as mesmas características de um transistor simples. Um transistor em formato trapezoidal possui como principal característica uma menor condutância de saída. Ao mantermos o terminal de dreno maior que o terminal de fonte, temos uma diminuição da condutância de saída (gds) deste transistor em relação a um transistor simples equivalente.

Uma associação trapezoidal de transistores segue o mesmo princípio. O formato trapezoidal é obtido através da devida composição série-paralela de transistores unitários. A figura 1 mostra como um TAT é construído.

Para que a associação seja trapezoidal, precisamos garantir que ND seja sempre maior que NS, onde ND e NS são o número de transistores unitários em paralelo que formam MD e MS, respectivamente. O uso de apenas dois transistores em série é uma definição adotada. Poderia-se utilizar mais transistores em série, porém os benefícios causados por esta estratégia ainda não são bem claros. Consideraremos que todos os transistores unitários possuem as mesmas dimensões, principalmente pelo fato de que os TATs serão gerados sobre uma matriz de transistores pré-difundidos de tamanho fixo. Esta, aliás, é a principal vantagem dos TATs. Com eles podemos reproduzir o comportamento em nível de corrente de transistores simples de dimensões maiores que a dos transistores unitários. Para os circuitos analógicos, onde o tamanho dos transistores pode estar dentro de uma larga faixa de possibilidades, esta é realmente uma propriedade importante. A partir de uma associação série-paralela formada por transistores de tamanho mínimo é possível emular o comportamento de um transistor simples de tamanho bem maior. Uma definição importante é feita a seguir:

Uma associação trapezoidal de transistores e um transistor simples serão equivalentes em corrente quando ambos possuírem valores de corrente em nível DC iguais

ou aproximadamente iguais para uma determinada polarização.

Isto significa que a substituição dos transistores simples de um circuito analógico por TATs equivalentes pode resultar em um circuito com as mesmas propriedades elétricas originais. Para transistores unitários de canal longo, a relação entre um transistor simples e seu TAT equivalente pode ser obtida considerando-se uma aproximação em que cada transistor unitário é tratado como um resistor linear. Assim, a relação de aspecto equivalente é dada pela seguinte expressão:

$$\left(\frac{W}{L}\right)_{eq} = \frac{ND}{\left(\frac{ND}{NS} + 1\right)} \cdot \frac{W_{UN}}{L_{UN}} \quad \text{eq. 1}$$

Esta relação de aspecto, entretanto, não garante que um TAT seja equivalente a um transistor simples de mesmo W/L. Quando os efeitos de canal curto dos transistores unitários tornam-se relevantes, outros fatores delimitadores de corrente predominam, como a modulação do comprimento de canal, a realimentação estática (DIBL - *Drain Induced Barrier Lowering*), o efeito da difusão lateral e, principalmente, a saturação da velocidade dos portadores [6]. Torna-se necessária, então, a inclusão destes efeitos no cálculo do TAT equivalente. Resolveu-se então adotar um método de obtenção de TAT equivalente segundo o qual a corrente DC de um TAT é calculada de acordo com equações do modelo BSIM3 [7], que modelam os efeitos de canal curto. O valor desta corrente é, então, comparado ao valor da corrente de um transistor simples. Se os dois valores estiverem dentro de uma margem de diferença aceitável, então o TAT é considerado equivalente. Caso contrário, parte-se para uma nova rodada de cálculos para um TAT de tamanho diferente. Este método é rápido e computacionalmente eficiente. Em computadores atuais tais cálculos tomam frações de segundo para serem realizados.

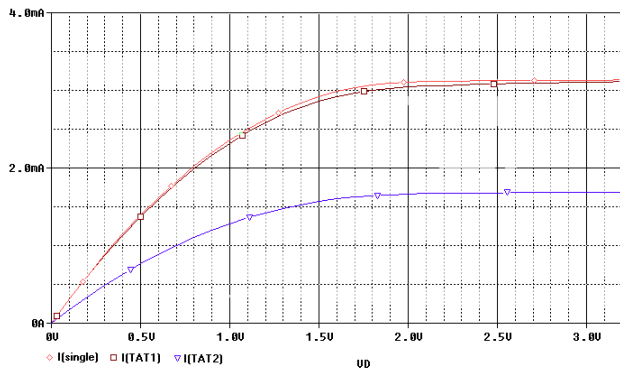
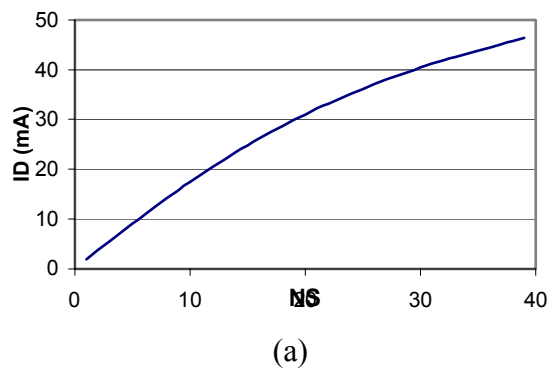
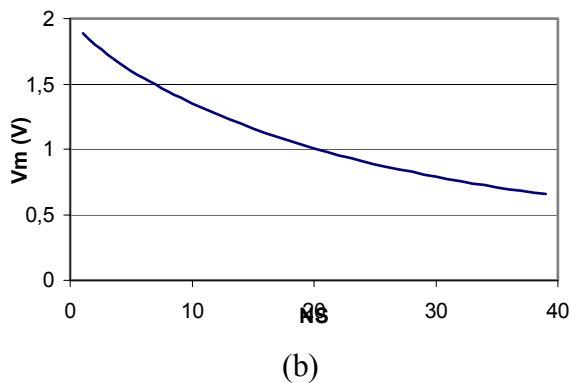


Figura 2. Comparação entre as curvas simuladas I_D x V_D de um transistor simples com W/L de $50\mu\text{m}/5\mu\text{m}$ e dois TATs equivalentes: TAT1: aproximação pelo modelo da corrente ($ND=4$, $NS=2$, $W_{un}=4\mu\text{m}$, $L_{un}=0,3\mu\text{m}$); TAT2: aproximação por resistores lineares ($ND=3$, $NS=1$, $W_{un}=4\mu\text{m}$, $L_{un}=0,3\mu\text{m}$).

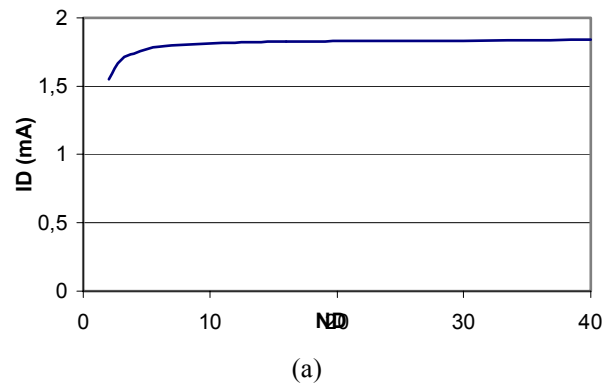


(a)

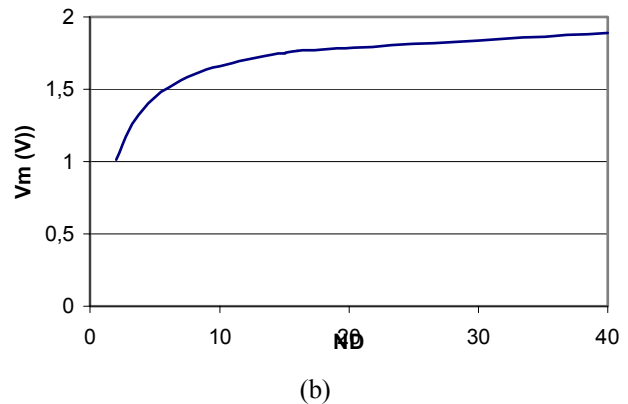


(b)

Figura 3. a) Influência do incremento de NS na corrente do TAT; b) Efeito da variação de NS sobre a tensão no nó central de um TAT (nó m). Gráfico obtido através de simulação elétrica, $ND=40$, $W_{un}=4\mu\text{m}$, $L_{un}=0,3\mu\text{m}$, $V_{GS}=3\text{V}$, $V_{DS}=3\text{V}$, $V_{SB}=0$.



(a)



(b)

Figura 4. a) Influência do incremento de ND na corrente do TAT; b) Efeito da variação de ND sobre a tensão no nó central de um TAT (nó m). Gráfico obtido através de simulação elétrica, $NS=1$, $W_{un}=4\mu\text{m}$, $L_{un}=0,3\mu\text{m}$, $V_{GS}=3\text{V}$, $V_{DS}=3\text{V}$, $V_{SB}=0$.

A figura 2 mostra como a corrente de um TAT composto por transistores unitários de canal curto é menor que a corrente de um transistor simples com mesmo W/L equivalente se considerarmos a aproximação por resistores lineares.

O cálculo do TAT equivalente recai na escolha adequada de ND e NS . Podem existir várias soluções para a mesma corrente desejada. A influência do valor de NS sobre a corrente do TAT pode ser vista na figura 3-a. A variação é não linear e depende da tensão no nó central do TAT (nó m), mostrada na figura 3-b.

Da mesma forma, o efeito da variação de ND sobre a corrente, mantendo-se NS fixo, é vista na figura 4-a, e na figura 4-b está a variação de V_m em função de ND para o mesmo caso. A partir destes gráficos pode-se notar que o transistor MS tem uma influência maior na corrente do que o transistor MD , devido aos efeitos de canal curto no transistor MD serem mais acentuados (MD opera em saturação, enquanto que MS opera sempre na região de condução) [6].

3. ANÁLISE DO AMPLIFICADOR INVERSOR COM TATS

Para analisarmos o comportamento de um circuito com TATs e as variações possíveis na determinação do TAT equivalente, tomamos um circuito amplificador simples, mostrado na figura 5, composto por dois transistores, M1 e M2. O transistor M1 é polarizado com uma fonte fixa, funcionando então como uma fonte de corrente. O ganho de tensão em pequenos sinais é dado por

$$A_{v0} = \frac{V_{out}}{V_{in}} = -\frac{g_{m_{M2}}}{g_{ds_{M1}} + g_{ds_{M2}}} \quad \text{eq. 2}$$

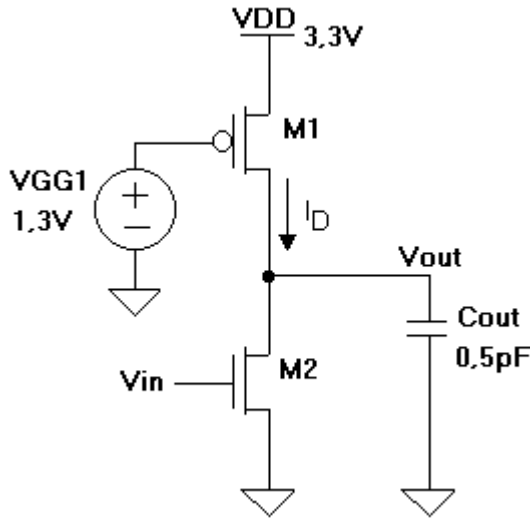


Figura 5. Esquemático do amplificador inversor formado por transistores simples

Tabela 1 - Dimensões e características de pequenos sinais para o amplificador inversor projetado com transistores simples

W1	3μm
L1	1μm
W2	30μm
L2	1μm
gm _{M2} [A/V]	8,0x10 ⁻⁴
gds _{M1} [A/V]	3,29x10 ⁻⁶
gds _{M2} [A/V]	1,65x10 ⁻⁶
I _D [μA]	88,6
A _{v0}	150
f _{3dB} [MHz]	1,4
GBW [MHz]	186
DC Vin [V]	0,73

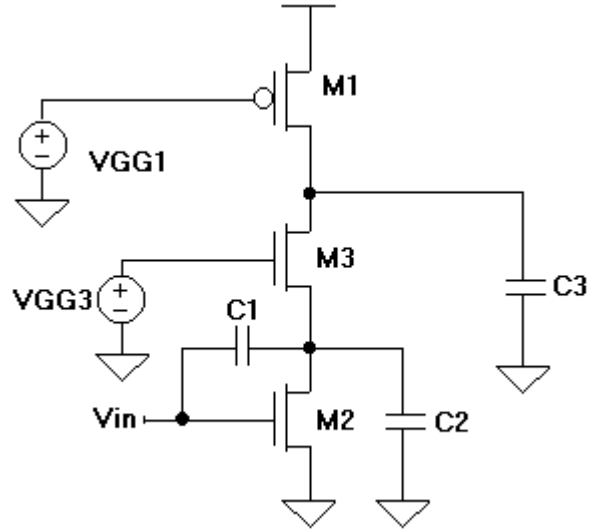


Figura 6. Esquemático do amplificador inversor cascode mostrando as capacitâncias parasitas

A simulação elétrica deste circuito mostra que o ponto de polarização DC de V_{in} para um ganho máximo está em 0,73V. As dimensões, as transcondutâncias g_m e as condutâncias de saída g_{ds} de cada transistor neste ponto de polarização são mostradas na tabela 1. A partir destes valores encontra-se o ganho em baixas frequências, que é de 150.

Seguindo o fluxo de projeto proposto para o projeto com TATs [4], cada transistor simples do circuito deveria ser substituído pelo seu TAT equivalente. Porém, para simplificar a análise e para que os resultados obtidos sejam mais evidentes, substituiremos somente o transistor M2 por um TAT. Antes de realizar esta substituição, entretanto, é conveniente analisar uma variação muito utilizada do amplificador inversor: o amplificador inversor cascode. A figura 6 mostra o esquemático deste amplificador. Veja que o transistor M3, polarizado em uma tensão DC fixa, foi incluído em série com o transistor M2. Esta configuração tem duas vantagens sobre o amplificador inicial: proporciona um aumento na impedância de saída e reduz o efeito da capacitância Miller de entrada [8]. As capacitâncias parasitas são dadas por:

$$\begin{aligned} C_1 &= C_{gd(M2)} \\ C_2 &= C_{bd(M2)} + C_{bs(M3)} + C_{gs(M3)} \\ C_3 &= C_{bd(M3)} + C_{bd(M1)} + C_{gd(M3)} + C_{gd(M1)} + C_L \quad \text{eq. 3} \end{aligned}$$

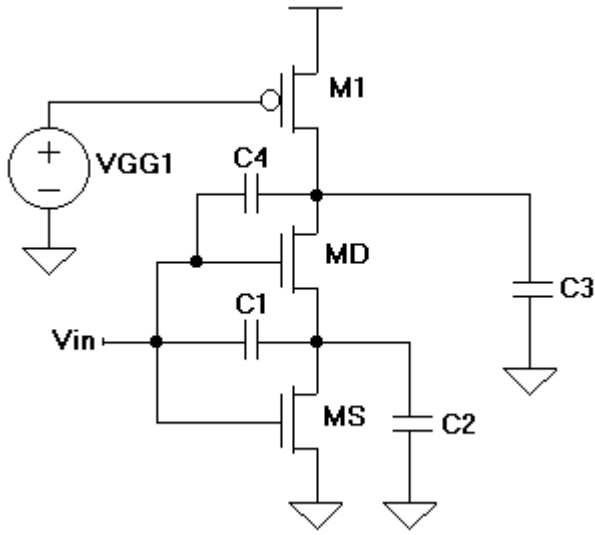


Figura 7. Esquemático do amplificador inversor com TAT incluindo as capacitâncias parasitas

O ganho em baixa frequência para pequenos sinais do amplificador inversor cascode pode ser aproximado por

$$\frac{V_{out}}{V_{in}} \cong -\frac{gm_{M2}}{gds_{M1}} \quad \text{eq. 4}$$

O primeiro pólo, que é o dominante, também pode ser aproximado por [8]

$$p_1 \cong -\frac{gds_{M1}}{C_3} \quad \text{eq. 5}$$

O pólo não-dominante é calculado como:

$$p_2 \cong -\frac{gm_{M3}}{C_1 + C_2} \quad \text{eq. 6}$$

Existe ainda um zero na resposta em frequência que tem o seguinte valor:

$$z_1 = \frac{gm_{M2}}{C_1} \quad \text{eq. 7}$$

A semelhança do estágio cascode com um TAT é evidente. A figura 7 mostra o esquemático do mesmo amplificador da figura 5, porém com a substituição de M2 por um TAT equivalente. Os transistores compostos MD e MS do TAT podem ser vistos como M3 e M2 do amplificador cascode, respectivamente. A única diferença é que ambos os *gates* de MD e MS estão conectados a V_{in} . Isto faz com que a impedância de saída do amplificador com TATs seja influenciada também pela transcondutância gm de MD. Para visualizar este efeito, faremos a análise em pequenos sinais do amplificador inversor utilizando um TAT.

As capacitâncias parasitas são dadas por:

$$\begin{aligned} C_1 &= C_{gs(MD)} + C_{gd(MS)} \\ C_2 &= C_{bd(MS)} + C_{bs(MD)} \\ C_3 &= C_{bd(MD)} + C_{bd(M1)} + C_{gd(M1)} + C_L \\ C_4 &= C_{gd(MD)} \end{aligned} \quad \text{eq. 8}$$

Podemos observar o surgimento da capacitância parasita C_4 , localizada entre V_{in} e V_{out} . Isto resulta na adição de um zero na resposta em frequência, pois é mais um caminho entre a entrada e a saída do circuito.

A figura 8-a mostra o equivalente para pequenos sinais do circuito da figura 7. Para efeitos de simplificação, desconsideraremos o efeito de corpo sobre MD causado por V_m . A tensão *gate-fonte* de MD é $V_{GS} = V_{in} - V_m$, sendo V_m a tensão no nó central do TAT.

Para facilitar a análise, podemos utilizar a técnica de rearranjo da fonte de corrente $gm_{MD}(V_{in} - V_m)$. Logo após, aplicando o princípio da substituição no circuito resultante, temos o circuito equivalente da figura 8-b.

As fontes de corrente controladas por tensão da figura 8 são dadas por:

$$\begin{aligned} I_1 &= V_{in} (gm_{MS} - gm_{MD}) \\ I_2 &= gm_{MD} (V_{in} - V_m) \end{aligned} \quad \text{eq. 9}$$

Temos agora um circuito com duas fontes de corrente controladas que pode ser facilmente analisado.

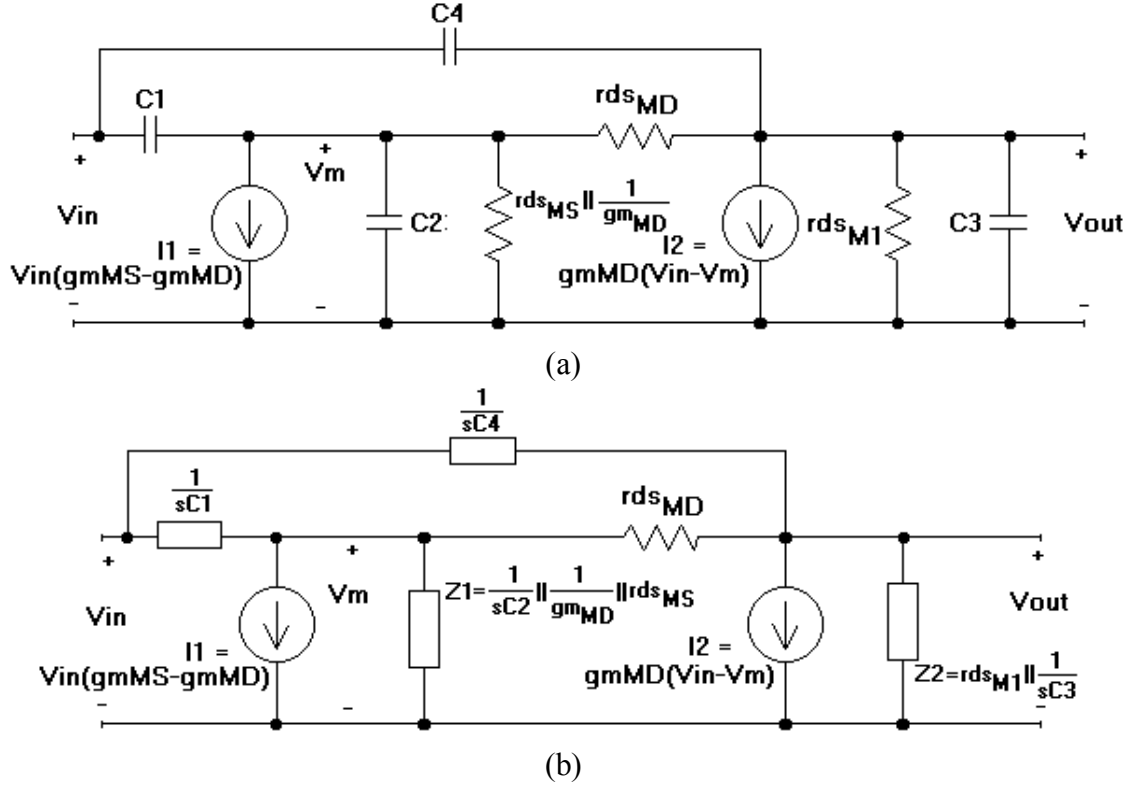


Figura 8. Circuito equivalente para pequenos sinais do amplificador inversor com TAT incluindo as capacitâncias parasitas. a) Circuito completo; b) Simplificado.

Assumindo que a resistência da fonte de tensão V_{in} é pequena e ignorando o efeito de corpos, temos

$$V_{in}(sC_1 - gm_{MS} + gm_{MD}) + V_{out}gds_{MD} = V_m(Y_1 + sC_1 + gds_{MD}) \quad \text{eq. 10}$$

e

$$V_{in}(sC_4 - gm_{MD}) + V_{out}(-sC_4 - gds_{MD} - Y_2) = V_m(-gds_{MD} - gm_{MD}) \quad \text{eq. 11}$$

O ganho V_{out}/V_{in} pode, então, ser calculado:

$$\frac{V_{out}}{V_{in}} = \frac{(gds_{MS} + gm_{MD} + gds_{MD} + s(C_2 + C_1)) \cdot (sC_4 - gm_{MD}) + (sC_1 - gm_{MS} + gm_{MD})(gds_{MD} + gm_{MD})}{(gds_{MS} + gm_{MD} + gds_{MD} + s(C_2 + C_1)) \cdot (gds_{MD} + gds_{M1}) + s(C_4 + C_3) + gds_{MD}(-gds_{MD} - gm_{MD})} \quad \text{eq. 12}$$

Considerando que os pólos do circuito estão muito distantes um do outro, a eq. 12 nos dá

$$p_1 = -\frac{(gds_{MS} + gm_{MD} + gds_{MD})gds_{M1} + gds_{MD}gds_{MS}}{(C_2 + C_1)(gds_{MD} + gds_{M1}) + (C_4 + C_3)(gds_{MS} + gm_{MD} + gds_{MD})} \quad \text{eq. 13}$$

O pólo não-dominante é dado por

$$p_2 = -\frac{(C_2 + C_1)(gds_{MD} + gds_{M1}) + (C_4 + C_3)(gds_{MS} + gm_{MD} + gds_{MD})}{(C_2 + C_1)(C_4 + C_3)} \quad \text{eq. 14}$$

Os zeros são as raízes da eq. 12. As simulações elétricas mostram que eles estão localizados muito além de GBW e portanto podem ser desconsiderados nesta análise. Na comparação com o inversor cascode, podemos notar que há um deslocamento dos pólos para a esquerda, causado principalmente pela inclusão da capacitância parasita C_4 .

O TAT equivalente de M2 ($W/L = 30\text{mm}/1\text{mm}$) é calculado através do método da aproximação da corrente, cujo resultado nos dá $ND=9$ e $NS=5$ com transistores unitários de $W/L = 4\mu\text{m}/0,3\mu\text{m}$. O ganho de tensão do amplificador com este TAT é de apenas 90, ou seja, muito abaixo dos 150 conseguidos com transistores simples.

A figura 9 mostra a simulação spice da variação do ganho do amplificador inversor com TATs em função de ND. O

ganho atinge o valor esperado de 150 quando ND é igual a 34. Chegamos, então, a um TAT que substitui o transistor simples M2 sem que o amplificador tenha degradado seu ganho de tensão máximo. Simulações elétricas também mostram que o ganho do amplificador praticamente não se altera com a variação de NS.

Os resultados de g_{ds} , g_m e I_D obtidos através de simulação elétrica para os diferentes TATs equivalentes estão na tabela 2. Comparando com os resultados da tabela 1, a corrente de polarização do amplificador praticamente não mudou, mantendo praticamente inalteradas também as especificações de potência dissipada e *slew-rate*. Já o produto ganho-faixa (GBW) é maior, demonstrando que há vantagens na resposta em frequência do amplificador na versão com TATs.

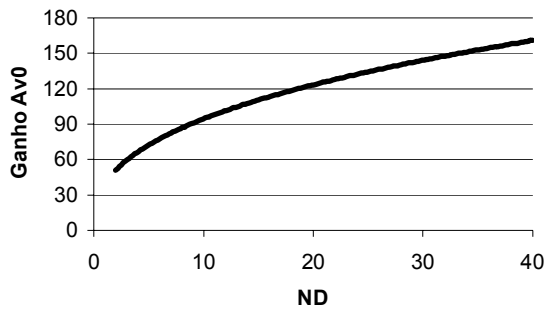


Figura 9. - Gráfico simulado do ganho do amplificador inversor com TATs da figura 7 versus o número de transistores em paralelo (ND) que formam MD. NS foi mantido constante em 5.

Tabela 2 - Variações do TAT equivalente da figura 7 (Wun = 4 μ m, Lun=0,3 μ m) e características de pequenos sinais

ND	9	34
NS	5	5
Ganho A_{v0}	90	150
f_{3dB} [MHz]	2,98	1,53
GBW [MHz]	259	238
g_m (MD) [A/V]	$1,48 \times 10^{-3}$	$2,00 \times 10^{-3}$
g_m (MS) [A/V]	$6,89 \times 10^{-4}$	$9,03 \times 10^{-4}$
g_{ds} (MD) [A/V]	$2,05 \times 10^{-5}$	$2,81 \times 10^{-5}$
g_{ds} (MS) [A/V]	$7,34 \times 10^{-4}$	$3,20 \times 10^{-4}$
g_{ds} (M1) [A/V]	$4,22 \times 10^{-6}$	$3,63 \times 10^{-6}$
ID [μ A]	86,9	87,9
DC Vin [V]	0,74	0,72

4. CONCLUSÕES

A substituição de um transistor simples por um TAT em um circuito deve ser orientada pela função que este transistor exerce. A equivalência em pequenos sinais não é uma relação direta com a equivalência em corrente, principalmente quando os transistores unitários sofrem efeitos de canal curto. Fatores como o ganho em baixas frequências sofrem degradações significativas causadas principalmente pela baixa transcondutância g_m do TAT equivalente. No caso descrito neste artigo, o ganho do amplificador inversor diminuiu de 150 para 90 com a substituição do transistor M2 por um TAT equivalente em corrente. Como o transistor simples em questão está polarizado por uma fonte de corrente, é desejável obter-se o comportamento equivalente nas características de pequenos sinais do circuito, e não apenas em corrente. Uma maneira de aumentar a transcondutância g_m é incrementar o valor de ND do TAT. Assim, apesar de a equivalência em corrente não mais se caracterizar, a equivalência em pequenos sinais está enfatizada. O ND do TAT equivalente aumentou de 9 para 34, enquanto que o número de transistores NS foi mantido fixo. O produto ganho-faixa do amplificador com TATs resultou em um valor maior que o amplificador com transistores simples, mostrando que há vantagens na resposta em frequência.

A comparação com o amplificador inversor cascode mostrou que os pólos do circuito com TATs deslocaram-se para a esquerda e o ganho em baixas frequências diminuiu, porém ainda assim com vantagens sobre o circuito com transistores simples.

A técnica da substituição do transistor simples pelo TAT equivalente mostra que é possível emular o comportamento de um circuito analógico formado por transistores de diferentes dimensões através de transistores unitários de dimensões fixas próprios para circuitos digitais.

5. REFERÊNCIAS

- [1] Rabaey, J. Digital Integrated Circuits - A Design Perspective; Prentice-Hall; EUA; 1996.
- [2] Aita, A. L., Parisoto, A. M., Bampi, S.; Sea-of-Transistors (SOT) Array Dedicated to Analog-Digital Circuit Design; In: Proc. SBCCI - Symposium on Integrated Circuits and Systems Design; Março 1996; pp. 238-246.
- [3] Aita, A. L., Bampi, S.; Design of Mixed Digital-Analog Circuits on a Digital Sea-of-Transistors; In: PROC. International Symposium on Circuits and Systems - ISCAS 97; Hong Kong; June 1997; pp. 2028-2031.
- [4] Girardi, A., Bampi, S. LIT - An Automatic Layout Generation Tool for Trapezoidal Association of Transistors for

Basic Analog Building Blocks; In: Proceedings Design and Test in Europe - DATE 2003; Munique - Alemanha; Março, 2003.

[5] Gallup-Montoro, C., Schneider, M., Loss, I.; Series-Parallel Association of FET's for High Gain and High Frequency Applications; In: IEEE Journal of Solid-State Circuits, Vol 29, No 9, Setembro, 1994.

[6] Choi, Jung H.; Mixed-Signal Design of SD Modulators on the Pre-Diffused Array Using Trapezoidal Association of Transistors; Tese de doutorado, UFRGS; Agosto 2001.

[7] Liu, W, et al; BSIM3v3.2.2 MOSFET Model Users' Manual; University of California, Berkeley; 1999.

[8] Allen, P. E., Holberg, D. R., CMOS Analog Circuit Design, New York: Holt, Rinehart e Winston, 1987.