

VHDL description of a six phase SPWM signal generator

Cesar L. Trujillo R.

Correo: operaluna@hotmail.com

Estudiante Universidad Distrital “Francisco José de Caldas” Bogota, Colombia
Miembro Línea de Investigación en Fuentes Alternas de Energía LIFAE

Danny A. González B.

Correo: sea_harrier@hotmail.com

Estudiante Universidad Distrital “Francisco José de Caldas” Bogota, Colombia
Miembro Línea de Investigación en Fuentes Alternas de Energía LIFAE

Hans I. López C.

Correo: hanslop@hotmail.com

Estudiante Universidad Distrital “Francisco José de Caldas” Bogota, Colombia
Miembro Línea de Investigación en Fuentes Alternas de Energía LIFAE

ABSTRACT

The advances in solid state power devices and high performance processors have increased the use of switching power converters either in motor control or energy conversion. There are many advantages of the PWM based power converters over linear power amplifiers. Some of them are easy control and implementation, no linearity degradation, compatibility with current digital microprocessors and less power dissipation. In this paper is designed and validated through simulation a six phase SPWM signal generator described in VHDL.

RESUMEN

Los avances en los dispositivos de estado sólido de potencia y los procesadores de alto rendimiento han incrementado sustancialmente el uso de convertidores de potencia conmutados ya sea en control de motores o en conversión de energía. Existen muchas ventajas de los convertidores de potencia conmutados basados en PWM sobre los amplificadores de potencia lineales. Algunos beneficios incluyen, fácil implementación y control, no degradación en cuanto a linealidad, compatibilidad con los microprocesadores digitales actuales, y mas baja disipación de potencia. En el presente artículo se diseña y se valida a través de simulación un generador de señales PWM senoidales hexafasico descrito con VHDL.

Descripción VHDL de un Generador de Señales SPWM Hexafasicas

Danny A. Gonzalez B. , Cesar L. Trujillo R. , Hans I. López C.
Universidad Distrital Francisco José de Caldas – Línea de Investigación en
Fuentes Alternas de Energía LIFAE

Resumen—Los avances en los dispositivos de estado sólido de potencia y los procesadores de alto rendimiento han incrementado sustancialmente el uso de convertidores de potencia conmutados ya sea en control de motores o en conversión de energía. Existen muchas ventajas de los convertidores de potencia conmutados basados en PWM sobre los amplificadores de potencia lineales. Algunos beneficios incluyen, fácil implementación y control, no degradación en cuanto a linealidad, compatibilidad con los microprocesadores digitales actuales, y mas baja disipación de potencia. En el presente artículo se diseña y se valida a través de simulación un generador de señales PWM senoidales hexafasico descrito con VHDL.

Palabras Clave— Inversor, SPWM, hexafasico, VHDL.

I. INTRODUCCIÓN

Los inversores son circuitos que producen una tensión o intensidad alterna a partir de una fuente de corriente continua [1]. La aparición de los transistores de potencia y los tiristores ha facilitado enormemente la solución de esta función, promoviendo la proliferación de circuitos diversos con muy buenas características que hubieran sido de difícil realización con los medios clásicos. En general, presentan instalación mas fácil y funcionamiento menos ruidoso que los inversores rotativos, mayor duración que los inversores con vibradores y mejor rendimiento que los inversores con tiratrones. Para la implementación de dichos inversores se hace uso de técnicas de modulación PWM, en donde la tensión de salida presentara una modulación del ancho de los impulsos positivos y negativos de tal forma que, si el numero de impulsos es alto mediante un pequeño filtrado se obtiene una tensión de salida senoidal con muy poca distorsión.

En el diseño discutido en este artículo se elabora un generador de señal PWM senoidal hexafasico, para el cual el algoritmo de generación es descrito con VHDL, debido a que la validación de los resultados se lleva hasta el punto de la simulación, la evaluación de los mismos no esta sujeta a la implementación de un prototipo.

El generador SPWM se vale de módulos específicos para su funcionamiento. Dichos módulos intentan representar lo mas fielmente la idea que se tiene desde el punto de vista análogo, en primera instancia se crea una tabla que al ser barrida durante varios ciclos de reloj da lugar a una señal senoidal, por otro lado existe un modulo que genera una rampa a una frecuencia mayor que la de la senoidal, finalmente se comparan los módulos anteriores con el fin de componer la señal SPWM deseada. Para lograr generar las seis señales desfasadas una con respecto a la otra 60°, se procede a barrer la tabla para cada señal a partir de un punto determinado de esta.

II. TÉCNICAS PWM

Tres técnicas comunes de PWM utilizadas son: senoidal, histéresis (Bang-Bang), y vector de espacio (simétrico o asimétrico) [2]. EL PWM senoidal (SPWM) es la generación de salidas PWM con ondas seno como señales moduladoras Figura 1.

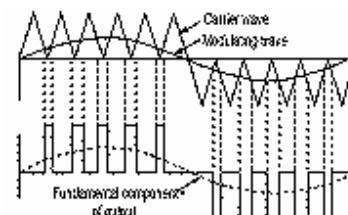


Fig. 1. SPWM.

Los instantes de encendido y apagado de la señal PWM se pueden determinar comparando una onda senoidal (la moduladora) con una onda triangular de alta frecuencia (la portadora). En SPWM, la frecuencia de la onda moduladora determina la frecuencia del voltaje de salida. La amplitud pico de la onda moduladora determina el índice de modulación. Cambiando el índice de modulación se puede variar el valor rms del voltaje de salida y mejorar significativamente los factores de distorsión en comparación a otras técnicas de modulación multifase.

El PWM con histéresis se refiere a la técnica donde a la salida se le permite oscilar dentro de una banda de error predeterminada llamada banda de histéresis. Los instantes de conmutación se generan a partir de los vértices de la onda triangular. Figura 2.

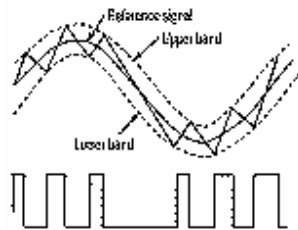


Fig. 2. PWM con histéresis.

Las técnicas PWM con histéresis no requieren ninguna información acerca de las características de la carga del inversor. Si la señal de referencia es conocida y el voltaje de salida del inversor no está saturado, la salida siempre seguirá dicha referencia.

Un PWM con histéresis puede ser implementado tanto con circuitos analógicos como digitales, sin embargo, la implementación digital se ha hecho más popular debido a la flexibilidad del procesador y a la gran confiabilidad.

La técnica PWM con vectores de espacio se refiere a una secuencia especial de conmutación de inversores de voltaje trifásicos la cual usa vectores de espacio básicos para generar los voltajes de salida [3]. La técnica de PWM de vectores de espacio ha demostrado que se genera menos distorsión armónica en los voltajes y las corrientes de salida. Además, provee un uso más eficiente de la fuente de voltaje en comparación con la técnica de modulación directa sinusoidal.

Los pulsos de una señal PWM simétrica son siempre simétricos con respecto al centro de cada periodo PWM. Los pulsos de una señal PWM asimétrica siempre tienen el mismo lado alineado con el final de cada periodo PWM. El PWM asimétrico se puede usar para motores de paso y motores de reluctancia variable. Los métodos de PWM simétrico son a menudo usados para motores de inducción trifásicos y motores DC sin escobillas, debido a la baja distorsión armónica que se genera en las corrientes de fase en comparación con los métodos asimétricos.

III. DESCRIPCIÓN FUNCIONAL DEL MÓDULO GENERADOR

La Figura 3. muestra un diagrama de bloques que relaciona los diferentes módulos que interactúan para generar el SPWM hexafásico asimétrico.

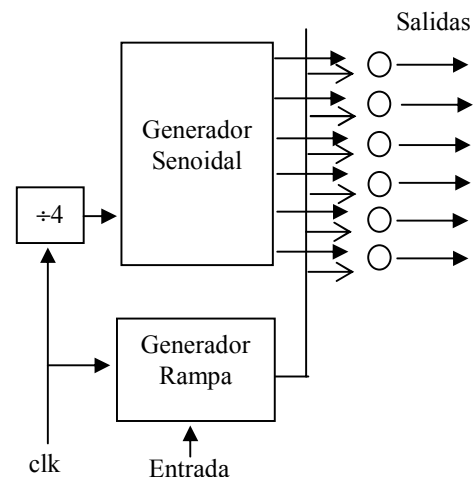


Fig. 3. Diagrama de Bloques del generador HEXSPWM

A continuación se describe cada uno de los bloques.

A. Generador sinusoidal

Este módulo genera seis señales sinusoidales ejecutando barridos sobre seis tablas en donde se encuentran almacenados los valores de amplitud de la señal. Cada tabla está compuesta por una memoria de 64*12 bits. Sin embargo el rango de la señal sinusoidal está restringido al intervalo (-127 a 127).

B. Generador Rampa

En este esquema la rampa es la encargada de variar el índice de modulación de la señal de salida, es decir que la amplitud de la señal sinusoidal permanece constante mientras que la de la rampa varía de acuerdo a una palabra de 8 bits, dicha amplitud responde a la Ecuación 1.

$$\text{Amplitud} = 255 + \text{Entrada} * 16 \quad (1)$$

La constante 16 representa el número de valores discretos de amplitud de la señal rampa; de la Ecuación 1 se ve que si la variable Entrada toma un valor de cero la amplitud es de 255, lo que indicaría un índice de modulación de uno o quizás mayor. Mientras que para un valor de 240 en la variable Entrada la amplitud adopta un valor de 4095 el cual equivale a una palabra de 12 bits que indicaría un índice de modulación pequeño (voltaje de salida cercano a cero).

C. Comparador

Este modulo compara punto a punto la señal seno de baja frecuencia con la señal rampa de alta frecuencia y se encarga de cambiar el estado de los bits de las señales PWM de salida. Al interior de este modulo se realizan comparaciones entre datos de doce bits, es por esta razón que los datos de amplitud de la señal senoidal poseen tal longitud de palabra.

D. Integración

La descripción VHDL del diagrama de bloques anterior se realiza de manera modular, generando código para cada uno de los componentes principales, para posteriormente poder crear una jerarquía en donde el nivel mas alto es un código VHDL que describe la interactividad de los módulos.

IV. SIMULACIÓN

Se genero código VHDL para toda la jerarquía de módulos y se procedió a sintetizar y simular a través de la herramienta Foundation de Xilinx. Dentro de los objetivos de la simulación se pretende corroborar las relaciones de fase y de amplitud, además de comprobar que la variación del ancho de los pulsos sigue efectivamente una tendencia senoidal. Las simulaciones se llevaron a cabo sujetas a una señal de reloj de 100MHz. Y a una palabra de control de amplitud con valor de 03H.

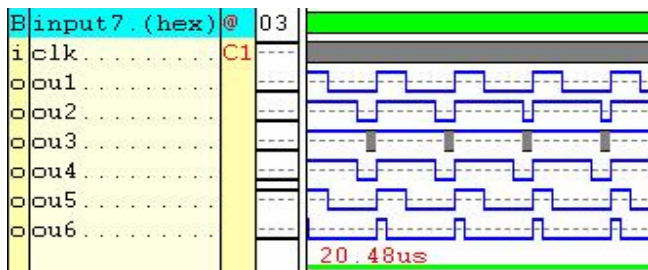


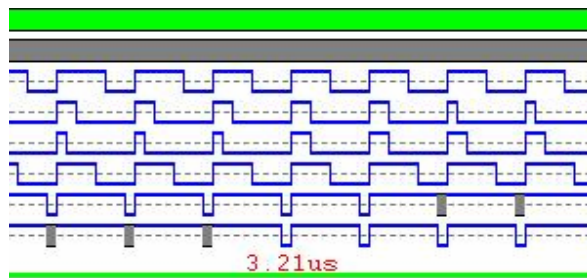
Fig. 4. Detalle de la medición de periodo senoidal.

Cabe destacar que las simulaciones no se llevaron a cabo para un reloj que produjera señales senoidales de 60Hz, esto con el fin de lograr una mejor ilustración de los gráficos en el presente artículo.

La Figura 4 muestra una pequeña parte de todo un periodo de señal SPWM, sobre esta simulación se llevo a cabo la medición del periodo de una de las fases y se obtuvo como resultado un tiempo de 20.48μs, en esta grafica también se puede apreciar la variación del ancho del pulso en cada una de las seis fases y la existencia de un desfase entre ellas.

Fig. 5. Detalle de la medición del tiempo de desfase.

En la Figura 5 se muestra la medición del tiempo de desfase realizada sobre la simulación, este tiempo se midió entre



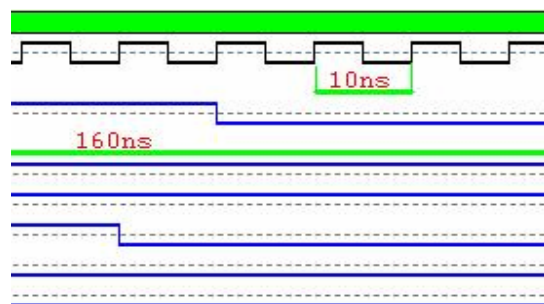
dos picos consecutivos de dos fases distintas. Aplicando una regla de tres sencilla se puede hallar el ángulo de desfase entre las dos señales partir de las mediciones mostradas en la Figura 4 y en la Figura 5.

$$\phi = \frac{3.21\mu s * 360^{\circ}}{20.48\mu s} = 56.5^{\circ} \quad (2)$$

El resultado que arroja la Ecuación 2 indica que efectivamente se obtuvo un generador de seis fases, existe un pequeño error en la medición, ya que en teoría el ángulo debería ser de 60°, esto se debe a que no se dispone de gran resolución desde el punto de vista digital de la simulación y por ende se hicieron aproximaciones de los puntos en donde se encontrarían los picos de la señales senoidales. Seria mas conveniente medir el desfase después de filtrar las señales generadas, pero esto implicaría realizar un montaje experimental, el cual será tratado en investigaciones posteriores.

Entre otras cosas se puede observar que efectivamente la cantidad de periodos PWM contenidos en una excursión senoidal es de 128. A partir de la medición mostrada en la Figura 6 se puede calcular el numero de periodos para realizar la comprobación. Dicho calculo se presenta en la Ecuación 4.

Fig. 6. Detalle de la medición del periodo PWM y el periodo del reloj principal.



$$\# \text{ Periodos PWM} = \frac{20.48\mu s}{160ns} = 128 \quad (3)$$

V. CONCLUSIÓN

Se desarrollo un generador SPWM hexafasico asimétrico fundamentalmente por las facilidades que presenta en la elaboración de la descripción con VHDL, sin embargo dicho esquema presenta una distorsión armónica un poco mayor con respecto al sistema simétrico, por esto es recomendable tener en cuenta la aplicación para la cual se desea utilizar (motores de paso y motores de reluctancia variable). Otra desventaja que se observa, se centra en la forma como se varia el índice de modulación, ya que no es posible conseguir amplitudes demasiado pequeñas que quizás sean necesarias en ciertas aplicaciones.

El método en primera instancia es aceptable y permite inferir sobre aspectos tales como la resolución, el esquema de modulación utilizado y la manera de variar el índice de modulación. Los cuales serán tema de investigación a fin de optimizar el rendimiento del dispositivo. Seria conveniente mirar la contraparte microcontrolada y basada en DSP a fin de establecer ventajas y desventajas de las posibles implementaciones con este tipo de dispositivos.

REFERENCIAS

- [1] J. Gualda, "Electrónica Industrial", segunda edición, Alfaomega Marcombo, 1992.
- [2] I Panahi, Z Yu, & M Arefeen, Texas Instruments, Digital Control Applications Group Generate Advanced "PWM Signals Using DSP", Mayo 1998
- [3] Analog Devices Inc., "Three-Phase Sine-Wave Generation using the PWM Unit of the ADMC401", Application Notes AN401-03, Enero 2000