

# SISTEMA MONITOR PARA DIAGNOSTICO DE LINEAS DE BAJA Y MEDIANA TENSION

*E. Montoya-Suárez*<sup>1,2</sup>, *F. Sandoval-Ibarra*<sup>1</sup>, *H.J. Saavedra-Gómez*<sup>2</sup>, *J.C. Rojas-García*<sup>2</sup>

<sup>1</sup>Diseño Electrónico, CINVESTAV-Guadalajara, Av. Científica #1145, Col. El Bajío  
C.P. 45010 Zapopan, Jalisco (México)

<sup>2</sup>Unidad Académica de Ciencias e Ingenierías, Universidad Autónoma de Nayarit  
Cd. de la Cultura Amado Nervo, 63190 Tepic, Nayarit (México)

[emontoya@nayar.uan.mx](mailto:emontoya@nayar.uan.mx)

[sandoval@ieee.org](mailto:sandoval@ieee.org)

## RESUMEN

Se presenta el diseño y desarrollo de un sistema para monitoreo de parámetros eléctricos en baja y mediana tensión. El sistema basa su funcionamiento en dispositivos de señal mezclada PSoC (del inglés *Programmable System on Chip*). El sistema propuesto es una medida para verificar la calidad de la energía eléctrica entregada al usuario por las empresas suministradoras.

- Potencia Aparente
- Factor de Potencia
- Consumo
- Harmónicos (V y I)
- THD (V y I)

El prototipo tiene una capacidad de memoria de 1MB por fase, con lo cual permite almacenar los parámetros de voltaje, frecuencia, potencia real, potencia reactiva, hora y fecha de monitoreo.

## I. INTRODUCCIÓN

En aplicaciones industrial, comercial y residencial existe la necesidad de verificar la calidad de la energía eléctrica entregada por las empresas suministradoras, y comprobar que existe una correspondencia costo-calidad del servicio contratado. Para realizarlo, se requiere medir, calcular y almacenar parámetros eléctricos, como voltaje, corriente, frecuencia, factor de potencia, niveles de potencia, y consumo, con los cuales se pueden obtener parámetros de calidad de la energía, como armónicos, THD, y otros.

El diagrama a bloques del sistema se observa en la figura 1. Para el bloque *Procesador* se proponen dos PSoCs (*Mixed-Signal Array*), los cuales contienen un microcontrolador de 8 bits con capacidades analógicas [1]. Estos dispositivos se conectan como maestro-esclavo, donde el esclavo se encarga de realizar las medición y cálculo del voltaje, corriente, frecuencia, potencia real, potencia reactiva, y contar con un reloj de tiempo real, para cada una de las fases. Mientras que el maestro escribe/lee en las memorias RAM los datos proporcionados por el esclavo, también el maestro interactúa con el LCD y con la interfase gráfica para transferir los datos de cada una de las fases.

## II. PROPUESTA

En esta propuesta inicial se diseña e implementa un prototipo para realizar las siguientes mediciones en un sistema trifásico a 220V:

- Voltaje (V)
- Corriente (I)
- Frecuencia

con las que se calculan los siguientes parámetros:

- Potencia Real
- Potencia Reactiva

El bloque *Acondicionamiento* se compone de circuitos (multiplexores analógicos, transformadores de corriente, arreglos resistivos, entre otros) para ajustar y/o condicionar las señales a medir.

Para el *Despliegue* se propone un LCD 16×4, que permite al usuario verificar el funcionamiento de sistema, así como descargar datos a una PC.

Para almacenar datos por periodos largos se dispone del bloque *Memoria* compuesto de 3 RAM con capacidad de 1MB cada una.

El bloque *Batería* da la opción al sistema de continuar almacenando datos aun cuando exista una interrupción en la alimentación de CA para la fuente del sistema.

Por último, la *Interfase PC* se compondrá de una computadora personal y software para visualizar y procesar las mediciones realizadas y, de esta forma, el usuario podrá hacer un análisis posterior de las mediciones por medio de un paquete matemático.

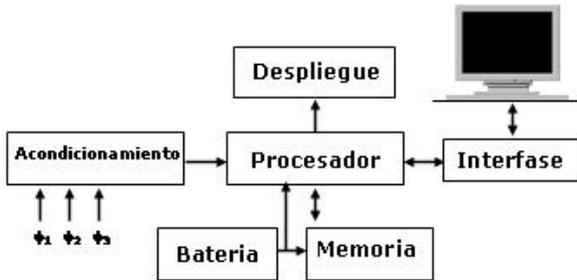


Figura 1. diagrama a bloques del sistema monitor.

### III. HARDWARE

Aprovechando las capacidades que poseen los dispositivos PSoC (CY8C27443 y/o CY8C29466) se ahorra en hardware, con lo cual se reducen costos del sistema. Es así, que se selecciona el módulo de usuario *DualADC8*, el cual es un ADC Incremental de doble entrada con 8 bits de resolución [2]. De esta forma se miden hasta dos señales al mismo tiempo. Con este convertidor se miden las señales de voltaje y corriente de la línea.

Además, se utiliza el módulo de usuario *CMPPRG* (Programmable Threshold Comparator) el cual suministra una comparación entre la entrada seleccionada y un umbral de referencia programado [3]. Este módulo detecta los cruce por cero de la señales de voltaje y corriente.

Para interactuar con el LCD 16x4 se utiliza el módulo de usuario *LCD Tool Box* [4], que es un conjunto de rutinas que escriben cadenas de caracteres y números con formato. Este módulo fue específicamente desarrollado para el estándar industrial Hitachi HD44780 [5]. Las rutinas usan el modo de interfase de 4 bits.

La comunicación serial se realiza con los módulos *RX8* y *TX8* [6,7], los cuales son un receptor y transmisor serial de 8 bits que cumple el formato RS-232, respectivamente.

Por otra parte, los circuitos de acondicionamiento para sensar voltaje y corriente en las tres fases son como sigue. Para la medición de corriente se utiliza un transformador de corriente (TC) por cada fase [8], con su respectiva resistencia de ganancia permitiendo tener un nivel de voltaje equivalente a la corriente medida y de esta forma

se procesa por el convertidor. Actualmente los TC's utilizados son de 60A con relación de 1000:1, eventualmente se cambiarán por TC's de 200A con la misma relación.

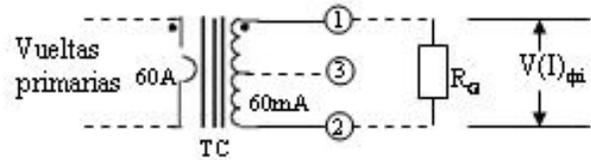


Figura 2. Diagrama de conexión del TC.

La medición de voltaje se realiza a través de un divisor de voltaje resistivo, con lo cual se disminuye la amplitud de la señal y por lo tanto, se acondiciona para ser convertida en una de las entradas del *DualADC8*. Los resistores son de 2MΩ y 7kΩ. El valor máximo de voltaje medido hasta el momento es de 220V<sub>CA</sub>. Actualmente no se ha tenido acceso a líneas eléctricas de mayor voltaje.

Además, para medir las tres fases con un sólo PSoC se utiliza un multiplexor analógico doble 4 a 1 (CD74HC4052) [9].

En la figura 3 se muestra un diagrama a bloques para monitorear los parámetros de voltaje y corriente de las tres fases.

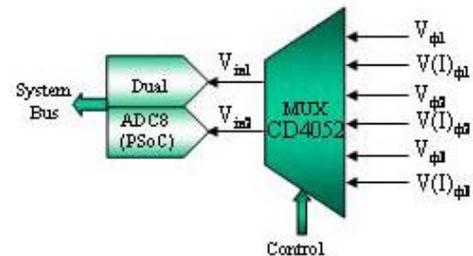


Figura 3. Circuito para monitorear valores equivalentes de V y I de cada una de las tres fases.

### IV. SOFTWARE

Para realizar los cálculos de cada uno de los parámetros sensados, y de esta forma obtener los parámetros restantes; se muestrea a nivel de ciclo de la señal y durante una ventana de un segundo para que las mediciones sean más precisas, además de que el tiempo de integración y la frecuencia de reloj del ADC se seleccionan específicamente para permitir un acoplamiento preciso de los ciclos del ADC con la frecuencia de la línea.

Para incrementar la precisión de la medición, el ADC es diseñado para correr los dos canales sincronizados usando la misma fuente de reloj. Cada señal de entrada es integrada 64 veces por ciclo. Cada ciclo del ADC consiste

de un periodo de medición y una porción de tiempo muerto para ajustar el tiempo de muestreo del ADC. El tiempo muerto puede ser ajustado para producir con precisión 64 ciclos de integración por ciclo de línea. Sobre el curso de la ventana de un segundo (ciclos de línea), el número total de ciclos del ADC es contado un registro 16 bits. Al final de los ciclos de línea, el número total de ciclos del ADC es comparado al número esperado basado en la frecuencia de la línea (60Hz = 3840 ciclos del ADC). Entonces el tiempo muerto del ADC es ajustado para emparejar al número esperado, cerrando efectivamente el número de ciclos del ADC a la frecuencia de línea esperada [10].

Después de cada ciclo de integración del ADC, los datos del voltaje y de la corriente son multiplicados para obtener los datos instantáneos por fase de la potencia real, potencia reactiva y voltaje promedio.

Posteriormente, los datos acumulados son procesados para calcular la potencia acumulada (watt/s) basada en la medición de potencia sobre ciclos de línea completos. Este cálculo permitirá obtener el consumo en kWh (kiloWattHora).

#### Potencia Real (P):

La potencia real se obtiene a partir de promediar en un ciclo completo (un seg) los valores promedio de potencia de cada uno de los ciclos del ADC [11], esto es:

$$P_{cicloADC} = \frac{1}{T} \int_{t_0}^{t_0+T} v(t)i(t) \cdot dt \quad (1)$$

$$P_{ciclo\_completo} = \left( \sum_{j=1}^{j=n} P_{cicloADC}(j) \right) / n \quad (2)$$

donde  $v$  e  $i$  son el valor instantáneo de voltaje y corriente, respectivamente.  $T$  es el periodo de la señal,  $n$  es el número de ciclos del ADC en un segundo y se calcula multiplicando los ciclos de línea por la razón de muestreo del ADC. Recordar que los incrementos en  $t$  deben ser tal que siempre se tomen 64 muestras por ciclo del ADC.

#### Potencia Reactiva (Q):

Esta potencia se calcula usando los mismos datos instantáneos adquiridos para voltaje y corriente, con la excepción de que el dato de voltaje es desfasado 90° [11]:

$$Q_{cicloADC} = \frac{1}{T} \int_{t_0}^{t_0+T} v(t + 90^\circ)i(t) \cdot dt \quad (3)$$

$$Q_{ciclo\_completo} = \left( \sum_{j=1}^{j=n} Q_{cicloADC}(j) \right) / n \quad (4)$$

#### Potencia Aparente (S):

Es calculada como la suma de los cuadrados de las potencias real y reactiva. Esto basado en el triángulo de potencias mostrado en la figura 4.

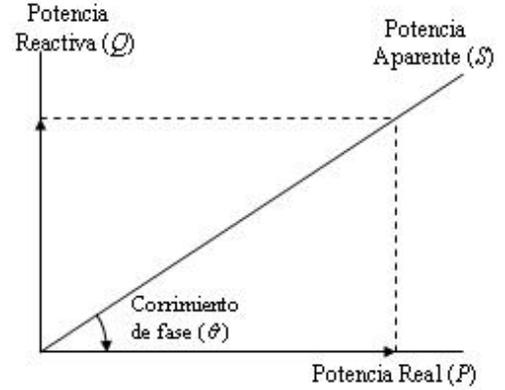


Figura 4. Relación entre potencia real y aparente en un sistema sinusoidal.

#### Factor de Potencia (fp):

Basándose en el triángulo de potencias se obtiene que  $fp$  es igual al cociente de la potencia real con la potencia aparente, ya que

$$fp = \cos \theta = P/S \quad (5)$$

#### Voltaje (V):

El voltaje de la línea se calcula con las siguientes ecuaciones:

$$V_{cicloADC} = \sum_{j=1}^{j=64} |DatoADC(j)| \quad (6)$$

$$V_{ciclo\_completo} = CteCal * \left( \left( \sum_{k=1}^{k=n} V_{cicloADC}(k) \right) / n \right) \quad (7)$$

donde  $CteCal$  es la constante de calibración para el voltaje.

Con este voltaje se calcula la corriente de la línea, simplemente dividiendo la potencia real entre ese voltaje.

Frecuencia ( $f$ ):

Puesto que la razón de muestreo siempre es 64, entonces el número total de ciclos del ADC durante un segundo ( $n$ ) proporciona de forma muy precisa la frecuencia de la línea. Esto es:

$$f(\text{Hz}) = n / \text{razónMuestreoADC} \quad (8)$$

Parámetros Almacenados:

Sólo se requiere almacenar, en los bancos de memoria RAM, los parámetros de  $V$ ,  $f$ ,  $P$ ,  $Q$ , hora, y fecha en cada ciclo de muestreo. Con estos valores se pueden calcular posteriormente en la interfase gráfica, los parámetros  $I$ ,  $S$ ,  $fp$ , consumo, armónicos y THD.

Los parámetros almacenados  $V$ ,  $f$ ,  $P$ , y  $Q$  se guardan en formato de punto flotante (8 bytes), permitiendo tener una mejor precisión. Mientras que el dato hora y fecha ocupa 13 bytes. Con esto se tiene que cada muestreo ocupará 45 bytes, y el periodo máximo de muestreo es de 63.2 días con un tiempo de 4 minutos entre toma de muestras.

## V. RESULTADOS

Actualmente se han realizado pruebas en líneas eléctricas trifásicas a 220V y hasta 60A por fase. El comportamiento de sistema monitor ha sido muy satisfactorio ya que se pueden destacar las características mostradas en la tabla 1.

Tabla 1. Características del sistema monitor.

	$V$ (V)	$I$ (A)	$f$ (Hz)	$P, S, Q$	$fp$
Rango	0-300	0-60	45-70	0-18e3	--
Resolución	0.2	0.02	0.01	0.01	0.01
Precisión	--	--	--	+/- 0.2 %	--
Razón de muestreo	64 muestras/ciclo				
Razón de muestreo efectivo	3840 muestras/seg @ 60 Hz				
Razón mín. Almacenam.	4 minutos, permitiendo almacenar datos hasta por 63.2 días				

La razón de almacenamiento es programable por el usuario, por lo que entre más grande sea la razón de almacenamiento mayor será la sesión de almacenamiento.

## VI. CONCLUSIONES

La pruebas realizadas hasta el momento arrojan resultados que nos dicen que el sistema cumple con las expectativas

planteadas de ser un sistema confiable de bajo costo que permite monitorear parámetros eléctricos en baja y mediana tensión, además de ser una medida para verificar la calidad de la energía eléctrica entregada al usuario por las empresas suministradoras

Se siguen haciendo pruebas y ajustes a nivel de laboratorio para incrementar las prestaciones del sistema monitor. Se está desarrollando el procedimiento para calcular los armónicos y la THD, así como la graficación de todos los parámetros en la interfase gráfica de la PC.

Se realizaran pruebas con los TC's de 200A, y si fuera el caso con bobinas Rogowski para incrementar el rango de medición de la corriente.

Cabe mencionar que se está en posición de presentar el sistema funcionable a un 90 o 100% en el workshop IberChip 2006.

## VII. BIBLIOGRAFÍA

- [1] CY8C29x66, CY8C27x43, CY8C24x94, CY8C24x23, CY8C24x23A, CY8C22x13, CY8C21x34, and CY8C21x23 PSoC™ Mixed Signal Array, Technical Reference Manual (TRM 1.21), Cypress Microsystems, 2005.
- [2] Dual Input 8-Bit Incremental ADC Data Sheet, Cypress Microsystems, 2003.
- [3] Programmable Threshold Comparator Data Sheet, Cypress Microsystems, 2004.
- [4] LCD Tool Box Data Sheet, Cypress Microsystems, 2003.
- [5] HD44780U (LCD-II) Data Sheet, Hitachi.
- [6] 8-Bit Serial Receiver Data Sheet, Cypress Microsystems, 2004.
- [7] 8-Bit Serial Transmitter Data Sheet, Cypress Microsystems, 2004.
- [8] AC1060 - 60 Amp Current Transformer Data Sheet, Nuvotem Talema.
- [9] CD54/74HC4051, CD54/74HC4052 High-Speed CMOS Logic Analog Multiplexers/Demultiplexers Data Sheet, Texas Instruments, 2004.
- [10] Power Meter On-a-Chip IP Technical Specifications, Cypress Microsystems, 2004.
- [11] Nilsson, James W; Susan A. Riedel: Electric Circuits; fifth edition, Addison-Wesley, 1996.