

Diseño de un “Upconversion Mixer” de Bajo Consumo en Tecnología CMOS

Linder Reyes, Fernando Silveira

Instituto de Ingeniería Eléctrica, Facultad de Ingeniería, Universidad de la República,
Montevideo, Uruguay

lreyes@fing.edu.uy, silveira@fing.edu.uy

RESUMEN

En este trabajo, el diseño de un Upconversion Mixer de bajo consumo como parte de un transmisor LR-WPAN (Low-Rate Wireless Personal Area Networks, 802.15.4) es presentado. El circuito debe operar con una fuente de alimentación de 2.8V en la banda ISM (Industrial Scientific and Medical) de 902-928 MHz

El circuito fue diseñado para adaptarse a los requisitos impuestos por la señal de entrada y carga impuestas por otros bloques. Se buscó optimizar el consumo aprovechando la operación del transistor en inversión moderada, obteniéndose un consumo total de 4.3mW. Los resultados de simulación muestran un ancho de banda de 1GHz.

El circuito fue implementado en un chip de test usando una tecnología CMOS estándar de 0.35 μm .

1. INTRODUCCION

Las crecientes aplicaciones de redes de sensores inalámbricos, como las basadas en el estándar IEEE 802.15.4, requieren la integración de módulos de radiofrecuencia que optimicen el consumo en las bandas de frecuencia de 868MHz, 915MHz y 2.4GHz.

Este trabajo se enmarca en el diseño de un transmisor para la banda de 915MHz. En este diseño se buscó aplicar las ideas presentadas en [1] y [2], que muestran la posibilidad de polarizar el transistor MOS en un punto de óptimo consumo que, para la tecnología y frecuencia considerada, se alcanza usualmente en torno a la inversión moderada.

El diseño del mixer fue realizado teniendo en cuenta las especificaciones impuestas por los bloques del transmisor a los que el mismo se conecta. Estas especificaciones y la selección de la arquitectura se describen en la Sección 2.

El diseño del circuito es descrito en la Sección 3 y finalmente los resultados y las conclusiones se presentan en las Secciones 4 y 5 respectivamente.

2. ESPECIFICACIONES Y ARQUITECTURA

Como se mencionó anteriormente el mixer será usado como parte de un transmisor LR-WPAN. El mismo

recibe una de sus entradas de un VCO (Voltage Controlled Oscillator, Oscilador Controlado por Tensión) que proporcionara la señal de RF y su salida se conectará a un amplificador que proporciona la potencia necesaria para alimentar la antena. La otra entrada es una señal de baja frecuencia a los efectos de modular la señal de radiofrecuencia, la amplitud de esta señal según se necesite puede tomar cualquier valor entre 0 y VDD.

El VCO entrega una señal sinusoidal de 902-928 MHz con una amplitud diferencial de aproximadamente 1.6Vpp y una tensión de continua (DC) alrededor de los 0.7V. La carga capacitiva presentada por el mixer al VCO debe ser menor a 0.5pF de forma de no afectar su correcto funcionamiento. El Amplificador de Potencia conectado a la salida del mixer es acoplado en alterna (AC) y presenta una carga capacitiva que puede alcanzar los 0.8pF debido a efectos parásitos. La excursión a la salida del mixer debe ser 0.3-0.4Vpp.

La baja amplitud de salida del VCO determina la selección de un mixer tipo Gilbert-cell en lugar de un mixer MOSFET pasivo. En la Figura 1 se muestra la arquitectura usada. Es una arquitectura doblemente balanceada de manera de reducir el pasaje directo de la señal de RF o Banda Base a la salida.

Para evitar el uso de capacidades de desacoples con sus parásitos asociados el VCO es acoplado en continua. Para posibilitar dicho acople se uso una arquitectura pmos a pesar de las limitaciones en la frecuencia de operación que estos dispositivos presentan, debido a su pobre transconductancia en comparación con dispositivos del tipo nmos.

3. DISEÑO DEL CIRCUITO

Como se muestra en la Figura 1 la carga del mixer es del tipo resistiva. Otra posible opción hubiera sido el uso de cargas tipo inductivas. Esta opción fue descartada debido al bajo factor de calidad (Q) de las mismas. Para los valores de inductancia necesarios no había ventajas frente al uso de una carga puramente resistiva y se tenía un costo en área mucho mayor. La carga capacitiva impuesta por el desacople con el amplificador junto con la resistencia usada a la salida introducen un polo que determina el máximo valor de resistencia a usar de forma de no atenuar la señal de interés sensiblemente. En

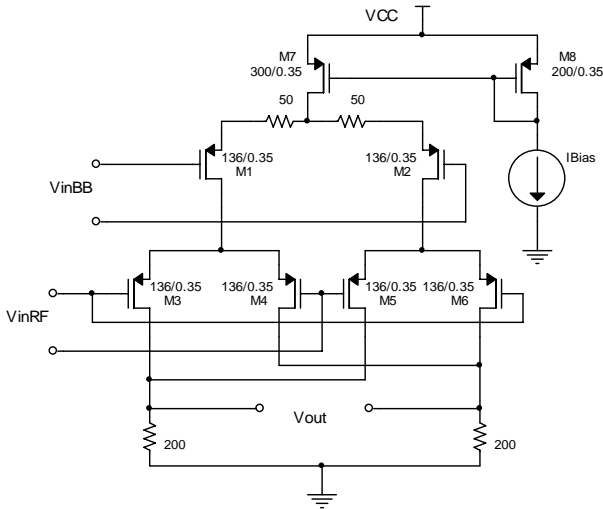


Figura 1. Esquemático del circuito

nuestro caso se utilizaron resistencias de carga $R_L=200\Omega$ que fijan el polo f_p en 1GHz aproximadamente. La señal se verá atenuada en un factor de aproximadamente 0.7 debido a este polo, también se verán atenuados y en mayor medida los armónicos. La elección de una resistencia mas pequeña a los efectos se subir la frecuencia del polo hubiera implicado una mayor corriente continua por cada rama a los efectos de alcanzar la excursión necesaria a la salida. De este compromiso entre ancho de banda, excursión y consumo surgió el valor mencionado de $R_L=200\Omega$ y una corriente de polarización para cada uno de los transistores M1 y M2 de 0.77mA.

Como se puede ver en los resultados presentados en [3] y [4] a los efectos de obtener una buena performance en lo que a la linealidad y al ruido respecta, es importante que en los pares diferenciales que trabajan como llaves los transistores conduzcan simultáneamente el menor tiempo posible. Este tiempo depende de la forma de la señal que maneja dichos pares, en nuestro caso la salida del VCO, y en primera aproximación de la transconductancia de los mismos. Es por ello que trabajando en inversión moderada o débil donde el cociente gm/ID es alto se obtiene una mejor performance con un menor consumo. Se seleccionó un cociente gm/ID correspondiente a la zona de inversión moderada (9 V^{-1}). Un valor mayor genera un incremento de tamaño del transistor y por tanto de capacidades gate-source de estos transistores que generan un aumento excesivo del acople de la señal de alta frecuencia a la salida del mixer. Con el valor de gm/ID elegido y la corriente de polarización determinada anteriormente se calcula el tamaño de los transistores. El mismo finalmente, por facilidad de layout, se tomó igual al de M1 y M2, alterando levemente la relación gm/ID planteada inicialmente.

Para aumentar el rango lineal del par controlado por la señal de Banda Base sin afectar el consumo se pueden incluir resistencias degenerativas, opción que fue la finalmente adoptada. Para este caso la ganancia de

conversión desde la entrada de señal Banda Base a la salida, suponiendo que los pares que funcionan como llaves (M3 a M6) conmutan instantáneamente, es:

$$G_C = \frac{2}{\pi} \left(\frac{R_L}{R_S + \frac{1}{g_m}} \right) \quad (1)$$

Para la obtención de la excursión necesaria a la salida la ganancia de conversión debe ser 0.5V/V. Fijado este valor y el valor de la resistencia R_S , que fue fijado en 50Ω , se determina el g_m necesario. Luego con la corriente de polarización por rama, calculada anteriormente, se procede a calcular el tamaño de los transistores.

El ruido blanco a la salida debido a los transistores y las resistencias de carga se puede estimar usando la expresión presentada en [4], realizando las modificaciones necesarias para agregar el efecto de R_S :

$$V_{on}^2 = 8K_T R_L \left(1 + \frac{\gamma 2R_L I}{\pi A} + \left(\frac{\gamma}{g_m} + R_S \right) \left(\frac{R_L}{R_S^2 + \frac{2R_S}{g_m} + \frac{1}{g_m^2}} \right) \right) \quad (2)$$

Evaluando (2) para nuestro caso obtenemos un $V_{on}=3.6\text{nV/Hz}^{1/2}$, lo cual integrado en la banda de trabajo es despreciable frente a las señales de interés.

4. RESULTADOS

A continuación se presentan los resultados de simulación. Las simulaciones fueron realizadas en Spice usando el modelo BSIM3v3.

En la Figura 2 se muestra el espectro de la señal a la salida para una señal de entrada V_{RF} de 928MHz, una amplitud de 1.6Vpp y una componente DC de 0.7V y una señal de Banda Base V_{BB} de 600KHz, una amplitud de 0.6Vpp y una componente DC de 1.5V.

Como se puede apreciar en la Figura 2 la amplitud de la señal en 928.6MHz y 927.4 MHz es del orden de 89mV. Este valor es levemente inferior a la amplitud estimada (100mV) al considerar el factor determinado por el producto de la G_C y el factor de atenuación introducido por f_p . El 3er armónico, que es el único apreciable en la simulación, tiene una amplitud de 9.6mV. Suponiendo, al igual que para el caso de la fundamental, que los pares que funcionan como llaves (M3 a M6) conmutan instantáneamente, la ganancia de conversión del 3er armónico tendría un valor de:

$$G_{C_{3er_armónico}} = \frac{2}{3\pi} \left(\frac{R_L}{R_S + \frac{1}{g_m}} \right) \quad (3)$$

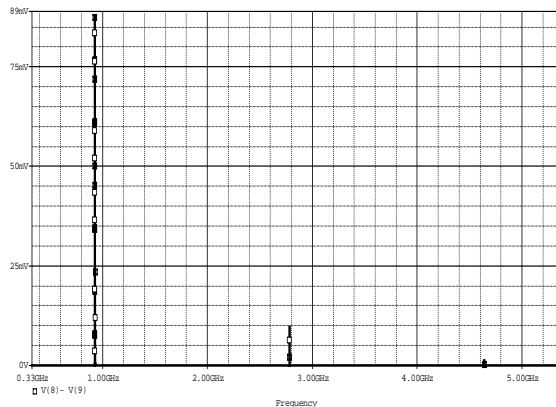


Figura2. Espectro de la señal a la salida para V_{RF} de 928MHz, 1.6Vpp y V_{BB} de 600KHz y 0.6Vpp.

Además del factor anterior se debe considerar el factor de atenuación introducido por f_p . El valor de amplitud estimado considerando dichos factores es 15mV, al igual que para el caso de la fundamental es superior al obtenido en la simulación.

Las diferencias anteriores se deben a que en realidad los pares no conmutan instantáneamente por presentar una transconductancia finita y tener como entrada la señal sinusoidal del VCO.

El IIP3 para la señal de entrada Banda Base es de 15dBm referido a 50Ω para una señal de entrada V_{RF} de 928MHz, amplitud de 1.6Vpp y una componente DC de 0.7V.

En la Figura 3 se muestra la señal a la salida, resultado de un análisis transitorio aplicadas las mismas señales que para el caso de la Figura 2.

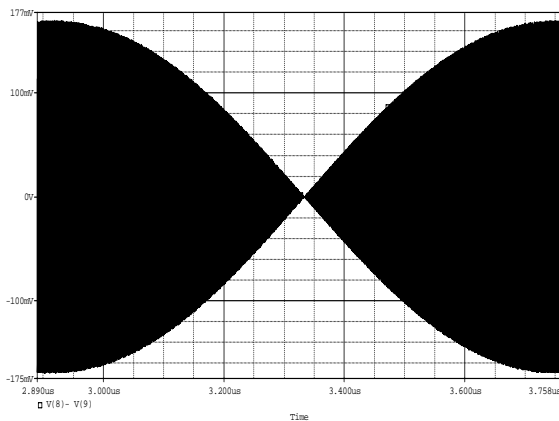


Figura3. Señal a la salida para V_{RF} de 928MHz 1.6Vpp y V_{BB} de 600KHz y 0.6Vpp

Resulta difícil realizar una comparación del diseño con otros trabajos ya presentados debido a las diferentes especificaciones de cada uno de ellos, particularmente la carga a manejar entre otras cosas. De todas formas a los efectos de ubicar el diseño desde el punto de vista del consumo se presenta la Tabla 1.

Referencia	VDD [V]	Consumo [mW]	Tecnología CMOS
Razavi [5]	3	5	0.6 μ m
Karanicolas[6]	2.7	7	0.5 μ m
Este trabajo	2.8	4.3	0.35 μ m

Tabla1. Tabla Comparativa de Consumos.

Un chip incluyendo este mixer y el transmisor completo fue enviado a fabricar en julio del 2006. Desafortunadamente todavía no contamos con el, por lo cual no fue posible al momento de enviar el trabajo, obtener las medidas del mismo de manera de verificar los resultados y cálculos expuestos y compararlos con los obtenidos en las simulaciones. Se espera contar con dichas medidas para enero del 2007.

5. CONCLUSIONES

En este trabajo se presentó el diseño de un “upconversion mixer” para su utilización como parte de un transmisor LR-WPAN.

El diseño polarizó los pares diferenciales cercanos a la inversión moderada, en el caso del de baja frecuencia para reducir el consumo y en el caso del de alta frecuencia para mejorar la linealidad del mixer.

Del proceso de diseño queda claro, como era de esperar, que un punto clave en la determinación del consumo es el valor de la capacidad de carga, que para este diseño particular era dada. A los efectos de optimizar el consumo se debería estudiar la posibilidad de disminuir dicho valor diseñando los bloques para evitar los acoples en ac y realizando una optimización global considerando los distintos bloques.

REFERENCIAS

- [1] L. Barboni, R. Fiorelli, F. Silveira, “Diseño de bloques de RF de bajo consumo en inversión débil y moderada”, Memorias del XI Workshop Iberchip, Bahía, Brasil - Mar 2005.
- [2] L. Barboni, R. Fiorelli, F. Silveira “A Tool for Design Exploration and Power Optimization of CMOS RF Circuits Blocks”, *Proc. Int. Sump. On Circuits and Systems (ISCAS)*, pp.4-21, May 2006.
- [3] M.T. Terrovitis and R.G. Meyer, “Intermodulation Distortion in Current Commutating CMOS Mixers”, *IEEE Journal of Solid-Sate Circuit*, Vol. 35, NO 10, pp. 1461-1473, October 2000.
- [4] H. Darabi and A.A. Abidi, “Noise in RF CMOS mixers: A simple physical Model, ”, *IEEE Journal of Solid-Sate Circuit*, Vol. 35, NO 1, pp. 15-25, January 2000.
- [5] Behzad Razavi, “A 900-MHz/1.8GHz CMOS Transmitter for Dual-Band Applications” , *IEEE Journal of Solid-Sate Circuit*, Vol. 34, NO 5, pp.573-579, May 1999.

[6] A. N. Karanicolas, "A 2.7V 900MHz CMOS LNA and Mixer", *IEEE Journal of Solid-State Circuit*, Vol. 31, NO 12, pp. 1939-1944, December 1996.