

SISTEMA REMOTO DE ADQUISICIÓN PARA EL CONTROL DEL RUIDO AMBIENTAL CON FPGA Y FPAA

¹A. Castillo Atoche, ²J. Vázquez Castillo, ²V. Sanchez Huerta ¹P. Del Río Dawn

¹Departamento de Mecatrónica, Universidad Autónoma de Yucatán, México.

²Departamento de Redes, Universidad de Quintana Roo, México.

E-mails: {acastill, delrio}@uady.mx, jvazquez@uqroo.mx

RESUMEN

Este artículo propone el diseño de un sistema de adquisición de datos con componentes digitales y analógicos microelectrónicos reconfigurables, como son el FPGA (Field Programmable Gate Array) y el FPAA (Field Programmable Analog Array), para monitorear y analizar la contaminación por ruido ambiental. Este prototipo obtiene los datos del ruido de una zona vial (zona centro de una ciudad) o de una planta industrial, en tiempo real. Los datos adquiridos son almacenados y transmitidos vía Ethernet a la web, mediante un microcontrolador que opera como servidor web.

Con este diseño, el usuario no necesita realizar la adquisición de los datos manualmente, ni en un periodo de tiempo finito durante un día, semana o mes; estos datos son analizados desde cualquier computadora que esté conectada en internet, mediante una página web.

1. INTRODUCCIÓN

Durante los últimos años, ha surgido una creciente preocupación por los niveles de ruido ambiental presentes en diferentes ámbitos de la vida cotidiana. Actualmente la contaminación por ruido es la más frecuente y subestimada, que a determinada intensidad y tiempo de exposición producen daños (en algunos casos irreparables) en nuestra capacidad de audición [1].

Los equipos de medida más utilizados son los sonómetros. Estos instrumentos son útiles para muestrear el ambiente sonoro ya que proporcionan el nivel de presión sonora para un instante en decibeles. Estos sonómetros tienen la capacidad de poder calcular el nivel continuo equivalente. Incorporan funciones para la transmisión de datos y algunos hasta realizan análisis de las frecuencias. En términos prácticos, simplemente se quiere conocer los niveles sonoros a los que se está expuesto, la precisión que se obtiene con el uso de instrumentos caros, no justifica la gran inversión que esto implica [2].

Previamente se han hecho mediciones (Muestreo Aleatoriamente Estratificado) de los niveles de

contaminación por ruido utilizando como equipo de medición el sonómetro [3] y [4]. Con los datos que se toman “manualmente” se seleccionan las avenidas más transitadas de una ciudad o áreas en alguna planta industrial, para poder ubicar las horas del día de mayor contaminación en periodos de mañana, mediodía y tarde. Estudios similares se han realizado en la región [3] y en varios países.

Las autoridades locales, nacionales e internacionales han ido desarrollando normativas que regulan los niveles máximos de ruido. Sin embargo, a la hora de verificar el cumplimiento de dichas normativas surgen numerosas dificultades.

En este prototipo se propone monitorear la contaminación por ruido mediante un sistema de adquisición de datos portátil, implementado principalmente con un controlador digital con un FPGA y de un pre-procesamiento analógico implementado con un FPAA, ambos dispositivos reconfigurables. Los datos almacenados deben poder transmitirse a la web vía Ethernet, mediante un microcontrolador embebido que opera como servidor web.

Si se realiza un comparativo de este prototipo con los sonómetros comerciales, en este prototipo el usuario no necesita realizar la adquisición de los datos manualmente, ni en un periodo de tiempo finito durante un día, semana o mes; estos datos son analizados desde cualquier computadora que esté conectada en internet, mediante una página web. Así, se evitan las posibles fallas humanas debido al cansancio o por realizar mediciones únicamente en periodos de tiempo finitos. Inclusive, en un futuro se podrían contar con varios sonómetros y todos almacenarían sus datos en la misma página web.

El diseño del prototipo utiliza tecnología de punta con componentes como el FPGA y el FPAA. El FPGA es un circuito integrado digital VLSI que nos permite modificar, manipular o almacenar sus características mediante programación. Integra una gran cantidad de celdas lógicas programables en un chip [5]. El tamaño y velocidad de los FPGA's es equiparable a los circuitos integrados para aplicaciones específicas (ASICs), pero los FPGAs son más flexibles y su ciclo de diseño es más

corto. Dada la gran densidad de compuertas con las que cuenta, es posible implementar sistemas digitales muy complejos. Así, fue fácil utilizar el microcontrolador embebido Microblaze de 32 bits, que permite realizar operaciones DSP con mayor facilidad.

Entre los nuevos circuitos analógicos y las nuevas metodologías de diseño se encuentran los circuitos analógicos reprogramables FPAA, los cuales brindan una solución eficaz a los problemas de rápido desarrollo de prototipos y simplifican la tarea de diseñar circuitos electrónicos analógicos. El FPAA es un circuito integrado microelectrónico, que puede ser reconfigurado (en Hardware) para implementar una variedad de funciones analógicas; el circuito consta de bloques analógicos reconfigurables, una red de interconexión reconfigurable y un registro para almacenar los bits de la configuración del FPAA.

2. INTERPRETACIÓN DEL RUIDO

En términos físicos, cada vez que un objeto se mueve o vibra, una pequeña proporción de la energía involucrada es transferida a los alrededores como sonido.

El ruido se mide en decibeles mediante la siguiente ecuación que relaciona los niveles de potencia P1 y P2:

$$GdB = 10 \log_{10} (P2 / P1) \text{ dB} \quad (1)$$

Las personas no perciben de forma lineal el cambio (aumento/disminución) de la potencia conforme se acercan/alejan de la fuente. La percepción de la potencia es una sensación que es proporcional al logaritmo de esa potencia.

El umbral de audición es de 0 dB, y el umbral de dolor alrededor de los 120 dB. Sin embargo, el oído no responde igual a todas las frecuencias de un ruido, vale decir, que se oyen mejor ciertos sonidos que otros, dependiendo de su frecuencia. Por este motivo se definió el decibelio A (dBA), una unidad de nivel sonoro medido con un filtro previo que quita parte de las bajas y las muy altas frecuencias. La norma Mexicana NADF-005-AMBT-2006[6], indica que debe aplicarse un filtro de Ponderación A, para realizar las mediciones.

Todas las mediciones del sistema se basan en el concepto de Sesión Ruidosa. Se entiende por sesión ruidosa el período de tiempo ($t_0 - t_1$) en que el nivel de ruido $p(n)$ esta por encima de un determinado umbral. Es durante estas sesiones cuando se almacenan las mediciones de los niveles de ruido. El funcionamiento será el siguiente:

En primer lugar se promedian las mediciones de los niveles cuadráticos del ruido para obtener la potencia media en un segundo y se comprueba si superan el umbral de ruido.

$$p(n) = \frac{1}{N} \sum_{n=0}^{n=N-1} |y(n)|^2 \quad (2)$$

donde $y(n)$ son los datos provenientes del filtro de ponderación A.

Una vez obtenido la potencia medio en un periodo de tiempo, se realiza la conversión a decibelios.

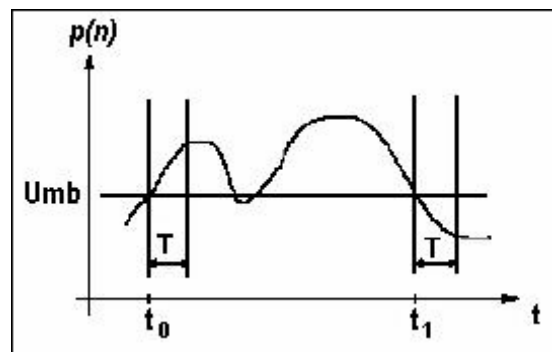


Figura 1. Interpretación del ruido

3. IMPLEMENTACIÓN

La implementación del sistema puede desglosarse en los siguientes procesos (Ver figura 2):

- Proceso de pre-amplificación para el micrófono.
- Proceso de amplificación, filtrado analógico y conversión A/D.
- Proceso para el control digital y filtrado digital.
- Proceso para la transmisión de datos con el puerto Ethernet y diseño de la página web.

El diseño del pre-amplificador consiste de un circuito integrado TDA1524 que incluye control de volumen, control de graves, balance y control de agudos. Posee etapas compensadas de graves y agudos con elementos externos (redes pasivas) y con una ganancia de 10 veces la señal de entrada.

El proceso de amplificación y filtrado analógico fue realizado con el FPAA. La arquitectura de los FPAAs consiste de una matriz de CABs (Configurable Analog Block) de 2x2, una red de interconexión programable, una LTU (Look-Up Table), cuatro celdas análogas de entrada (una de ellas con un multiplexor para cuatro señales de entrada), y tres celdas de salida; además las entradas y salidas son fijas.

El FPAA utilizado es el Lattice ispPAC81 con la configuración de un filtro Butterworth pasa bajas de 5to orden con frecuencia de corte en 20Khz y amplificación con ganancia 2 del amplificador de instrumentación.

El proceso de conversión analógico a digital fue implementado con el del microcontrolador PIC16F873-20. El registro ADCON1 del microcontrolador fue configurado para utilizar los voltajes de referencia externos. El código del microcontrolador define el periodo de muestreo ($F_s=19.12\text{Khz}$) y la resolución (10 bits).

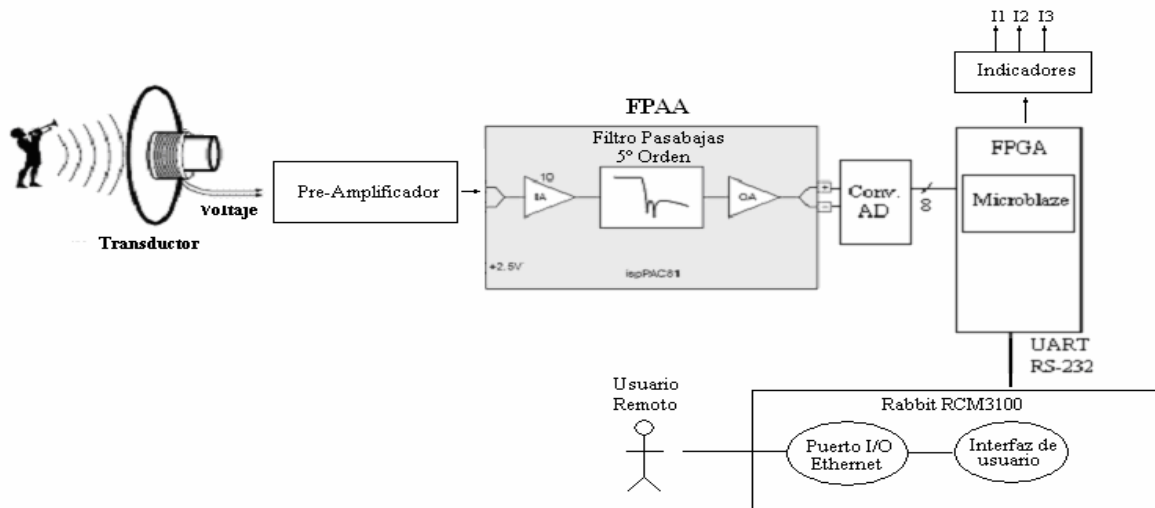


Figura 2. Arquitectura del sistema

El siguiente proceso está conformado por el filtrado digital y el microcontrolador embebido Microblaze de 32 bits, que opera como el controlador principal. El filtro digital fue diseñado con la herramienta Xilinx System Generator mediante Simulink, el cual desarrolla sistemas DSP de alto rendimiento para FPGAs de Xilinx. Esta herramienta genera automáticamente código sintetizable HDL (Hardware Description Language) mapeado a algoritmos pre-optimizados de Xilinx. Como resultado se implementó el filtro de ponderación A, en el FPGA.

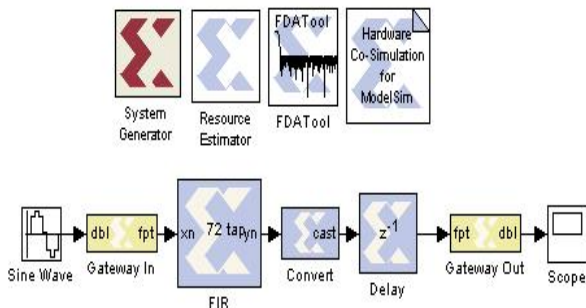


Figura 3. Diseño del filtro digital

Como se puede observar el bloque principal del modelo es el Filtro Digital (FIR), al cual se añaden los valores de coeficientes, obtenidos con la herramienta FDATool de Matlab. Los bloques Gateway In y Gateway Out corresponden a las salidas y entradas de un FPGA. MicroBlaze es un procesador RISC de 32 bits basado en arquitectura Harvard, con buses separados para instrucciones, datos y posibilidad de usar memorias cache independientes para cada bus. Esta arquitectura está optimizada para su implementación sobre FPGAs de Xilinx. MicroBlaze utiliza un bus específico (LMB) para acceder a las memorias de bloque disponibles en el FPGA, mientras que emplea el bus estándar OPB de IBM para conectar memoria externa y periféricos.

Una vez creado el proyecto en el entorno EDK (Embedded Development Kit) con los periféricos conectados al bus OPB, se agrega el código C/C++ y se generan las librerías necesarias para después invocar al programa Xilinx ISE Foundation para realizar la síntesis, mapeo, ruteo y finalmente generar la cadena de bits (bitstream) que configurarán al FPGA con el Hardware/Software del microprocesador. Microblaze realiza las operaciones necesarias para la interpretación de los niveles del ruido en decibeles, además de gestionar otros procesos como el filtrado digital.

En el proceso para la transmisión de datos con el puerto Ethernet, se utilizó el microcontrolador de 8 bits RCM3100 de Rabbit Semiconductors, el cual puede funcionar como servidor WEB integrado. El tiempo de muestreo es variable y el sistema es inicializado y reinicializado de manera remota. La ventaja de utilizar este tipo de sistemas es que los protocolos TCP/IP ya están implementados en software en el microprocesador y el driver Ethernet proporciona los niveles de voltaje correspondientes al protocolo Ethernet. Esta característica permite al programador configurar al sistema como servidor Web, servidor FTP o configurarlo para proporcionar servicio de correo electrónico o Telnet.

La comunicación entre el FPGA y el Rabbit fue con el protocolo serial UART. Una vez transmitidos los datos el microprocesador Rabbit fue el encargado de subirlos a la red con el puerto Ethernet.

4. RESULTADOS

La integración del sistema se realizó de tal manera que fuera fácil de llevar a cabo un programa de mantenimiento preventivo y así identificar posibles fallas en el equipo. Ver Figura 4.

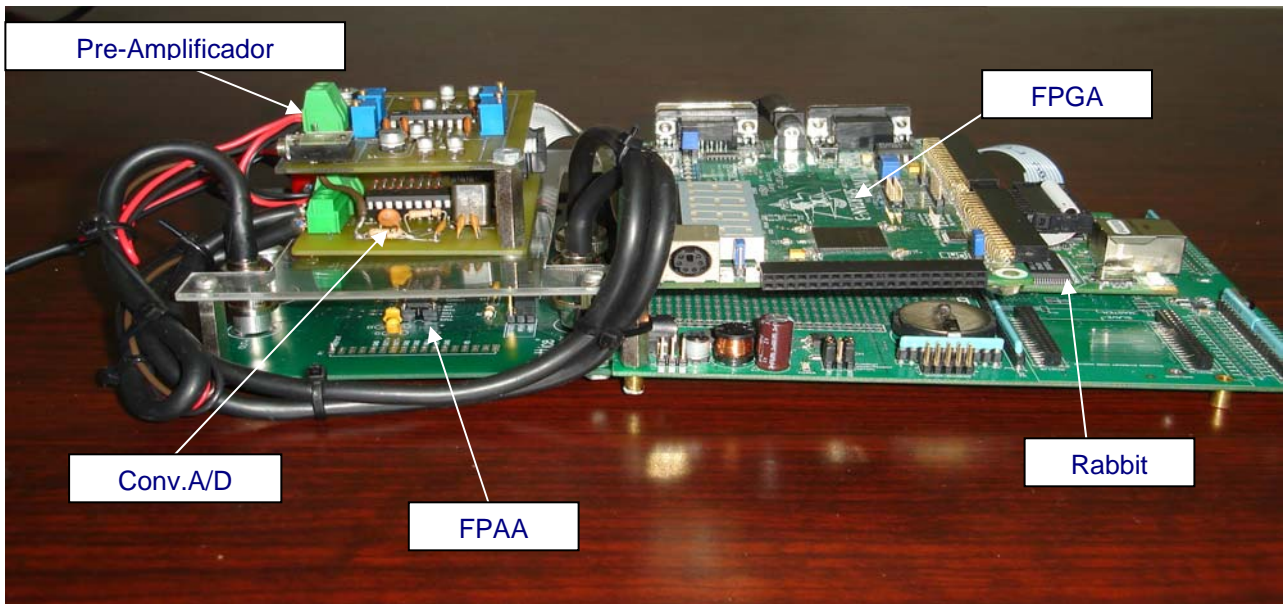


Figura 4. Sistema remoto para la medición del ruido ambiental

El proceso de operación del prototipo está completamente automatizado. Una vez instalado el equipo en la zona donde se van a realizar las mediciones, el proceso de medición es muy sencillo. El usuario únicamente debe tener una PC con internet e ingresará a la página principal del sistema mediante una dirección IP pública para la consulta de los datos de manera remota. Ver figura 5.



Figura 5. Página web del sistema remoto de adquisición

En la parte inferior de la página web se encuentran dos campos para administrar las mediciones del ruido ambiental. La primera consiste en la configuración de la medición y la segunda en visualizar las mediciones recientes. Para ambas opciones se requiere de la clave de acceso.

La configuración de la medición consiste en actualizar el reloj de tiempo real alojado en el microcontrolador Rabbit para tener la hora de referencia a la cual se iniciaron las mediciones.

Opcionalmente el usuario puede copiar las mediciones y trasladarlas a una hoja de cálculo para realizar los análisis estadísticos e ilustrarlos mediante gráficas.

5. CONCLUSIONES

Este artículo presenta una solución social a uno de los problemas sobre contaminación ambiental más importantes y subestimados, la medición en tiempo real del ruido de manera remota. Con este prototipo se contribuye a crear una cultura ambiental ya que se informa a la sociedad sobre los resultados de los estudios de la contaminación por ruido.

El prototipo diseñado fue implementado con circuitos integrados microelectrónicos reconfigurables como son el FPGA y el FPAA; y automatiza por completo el proceso de medición. Simplemente cualquier persona con una PC conectada a internet puede verificar las mediciones del ruido ambiental.

6. REFERENCIAS

- [1] Elizondo Garza, Fernando J. "Reglamentos de ruido vs. Naturaleza humana", Ingenierías. Volumen VII, No. 25. Octubre-diciembre 2004.
- [2] D. Anthrop, "Noise pollution", Lexington Books.
- [3] J. Pacheco, P. María, "Evaluación de la Contaminación por Ruido en la Ciudad de Mérida, Yucatán", Informe final de Investigación DGICSA/SEP, 1993.
- [4] Ayuntamiento de Mérida. "Control y Prevención de la Contaminación por Ruido en el Centro Histórico de la Ciudad de Mérida". Documento de Trabajo de la Dirección de Prevención, Control y Saneamiento Ambiental, 2003.
- [5] S. Trimberger, "Field Programmable Gate Array Technology", Kluwer Academia Publishers, USA, 1994.
- [6] Norma ambiental para el distrito federal México NADF-005-AMBT-2006