

DISEÑO DE UN PREAMPLIFICADOR MOS ORIENTADO A LA ADQUISICIÓN DE SEÑALES NEURONALES

Heiner Grover Alarcón-Cubas, Julio Saldaña-Pumarica, Erick Raygada-Vargas.

Grupo de Microelectrónica de la Pontificia Universidad Católica del Perú.

h.alarcon@pucp.edu.pe, saldana.jc@pucp.edu.pe, a20017251@pucp.edu.pe

ABSTRACT

We present the design of a MOS fully differential input/output preamplifier developed in technology AMS 0.35 μm which will be in charge of the preamplifier stage of a system of neural signal acquisition. It has like electrical customs: a power consumption of 77.55 μW , cut-off frequency of 78 MHz, gain of 42 dB and low noise of $21.25 \text{ pV}^2_{\text{rms}} / \sqrt{\text{Hz}}$

1. INTRODUCCIÓN

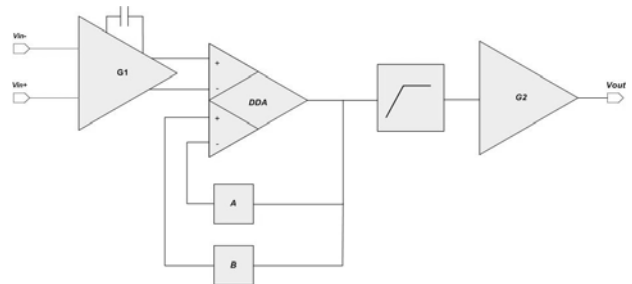
En la actualidad, la adquisición de señales neuronales presenta un interés creciente debido a su aplicación en la medicina moderna. Detección de las intenciones nerviosas de pacientes que han sufrido lesiones en la médula espinal o control de prótesis mecánicas en personas que han sufrido amputaciones evidencian el universo de aplicaciones posibles con este tipo de señales [1]. Junto a los electrodos utilizados para la adquisición de este tipo de señales, se integran circuitos amplificadores que adecuan a la señal para su posterior conversión al dominio digital [2].

El diseño de estos circuitos, los cuales presentan un bajo consumo de potencia y un bajo ruido, presenta características desafiantes debido a los compromisos existentes entre los parámetros de desempeño exigidos por la aplicación. Las señales neuronales tienen amplitudes de voltaje que van de $1\mu\text{V}$ a $10\mu\text{V}$, lo que impone un límite superior al voltaje de ruido de entrada equivalente del circuito. Por otro lado se pretende operar con señales que contienen información relevante en el rango de 100 Hz a 5000 Hz [1], lo cual implica la necesidad de un filtro pasa banda con una alta constante de tiempo, implicando tener valores grandes de resistencia y capacitancia. Si se pretende tener todo el circuito integrado en una misma pastilla de silicio, es necesario recurrir a técnicas especiales para conseguir dichos valores adecuados, asegurando no utilizando grandes áreas dentro del circuito integrado.

En este artículo, se presenta el diseño de la etapa pre-amplificadora de un sistema de adquisición de señales neuronales tal cual se muestra en la figura 1. Este circuito fue propuesto inicialmente por Jordi Sacristán y

Maria Teresa Osés [1]. Dado el análisis realizado en esta investigación, se ha conseguido un menor consumo de potencia a costa de un mayor valor de la resistencia que fija la ganancia del amplificador. Así mismo, esta reducción de consumo implica un compromiso en el aumento del ruido intrínseco propio del circuito. En la sección 2 se describe las prestaciones del preamplificador así como las consideraciones de diseño, en la sección 3 se resume el procedimiento de diseño mientras que las secciones 4 y 5 se muestran resultados y conclusiones.

Figura 1. Estructura completa del amplificador. Extraído de [1]



2. PREAMPLIFICADOR

El circuito pre-amplificador CMOS cuyo diagrama esquemático se muestra en la figura 2, consta de una etapa de entrada/salida diferenciales y un amplificador operacional utilizado para fijar el voltaje de offset de salida.

Considerando las características de la señal a amplificar, se impone como requisitos de diseño una frecuencia de corte inferior a los 100 Hz así como una ganancia de 40 dB . A su vez, el ruido de entrada integrado en la banda de interés no supere $1\mu\text{V}$ [1].

En cuanto al amplificador operacional empleado para fijar el offset de salida, en configuración de seguidor de voltaje, no se incluye una etapa de salida de baja impedancia, ya que las cargas conectadas a la salida del seguidor son relativamente elevadas.

