DISEÑO DE LA UNIDAD DE ARITMÉTICA RACIONAL USANDO FPGAs

*Vladimir Mosquera-Cerquera, Jaime Velasco-Medina, Héctor J. Martínez-Romero**

Grupo de Bionanoelectrónica, Escuela EIEE, Universidad del Valle, Cali, Colombia
* Departamento de Matemáticas, Universidad del Valle, Cali, Colombia
e-mail: vmosquera@usco.edu.co, jvelasco@univalle.edu.co, hector@univalle.edu.co

RESUMEN

Este artículo presenta el diseño funcional de la unidad aritmética racional para ser implementada en hardware usando FPGAs. En este caso, la unidad fue simulada usando el lenguaje de programación C^{++} y el diseño funcional esta basado en un procesador dedicado.

1. INTRODUCCIÓN

Muchas aplicaciones basadas en sistemas digitales complejos requieren procesamiento de alta velocidad con el propósito de alcanzar el desempeño requerido. En este orden de ideas, los diseñadores digitales se enfrentan a un desafío técnico de alto nivel, lo cual ha generado nuevas técnicas de diseño y algoritmos orientados a procesar la información en el menor tiempo posible. Teniendo en cuenta lo anterior, la aritmética racional actualmente es un tópico relevante de investigación en diseño digital debido a que permite implementar en hardware funciones aritméticas complejas usadas en el procesamiento digital. Por ejemplo, la aritmética de polinomios, funciones trigonométricas y funciones DSP **¡Error! No se encuentra el origen de la referencia.**.

La implementación de funciones aritméticas complejas en hardware usando aritmética racional se basa en usar la "unidad de aritmética racional", la cual es la implementación en hardware de la función racional simple y en muchos casos, presenta mayor eficiencia computacional que las implementaciones clásicas.

En este caso, el algoritmo de Transformación M-logarítmica Fraccionada (MFT: M-Log Fraction Transformation) convierte los dígitos de los números binarios a dígitos de fracción continua y el algoritmo MFT^{-1} realiza la función inversa.

2. CONCEPTOS SOBRE ARITMETICA RACIONAL

2.1 Fracciones continuas

Un método utilizado para la evaluación de funciones consiste en la *aproximación racional*, la cual ofrece una aproximación y evaluación muy eficiente a las funciones analíticas representadas mediante la división de dos polinomios **¡Error! No se encuentra el origen de la referencia.**, [3].

$$f(x) \approx \frac{[((a_n x + a_{n-1})x + \cdots + a_1]x + a_0}{[((b_m x + b_{m-1})x + \cdots + b_1]x + b_0} = \frac{c_n x^n + c_{n-1}x^{n-1} \cdots c_1 x + c_0}{d_m x^m + d_{m-1}x^{m-1} \cdots d_1 x + d_0}$$

Las fracciones continuas pueden ser usadas para representar números racionales. Por ejemplo, la expresión en fracciones continuas de las siguientes funciones trascendentales son:

$$tanx = \left[0; \frac{1}{x}, -\frac{3}{x}, \frac{5}{x}, -\frac{7}{x}, \frac{9}{x}, -\frac{11}{x}, \cdots\right]$$

$$arctanx = \left[0; \frac{1}{x}, \frac{3}{x}, \frac{5}{x}\left(\frac{1}{2}\right)^2, \frac{7}{x}\left(\frac{2}{3}\right)^2, \frac{9}{x}\left(\frac{3}{4}\right)^2, \cdots\right]$$

$$exp(x) = \left[1; \frac{1}{x}, -2, -\frac{3}{x}, 2, \frac{5}{x}, -2, -\frac{7}{x}, 2, \frac{9}{x}, \ldots\right]$$

$$ln(1+x) = \left[0; \frac{1}{x}, 2\left(\frac{1}{1}\right)^2, \frac{3}{x}\left(\frac{1}{1}\right)^2, 4\left(\frac{1}{2}\right)^2, \frac{5}{x}\left(\frac{1}{2}\right)^2, 6\left(\frac{1}{3}\right)^2, \frac{7}{x}\left(\frac{1}{3}\right)^2, \ldots\right]$$

2.2 Unidad de aritmética racional

Para la implementación de la unidad de aritmética racional se considera la función racional simple $f(x) = \frac{ax+b}{cx+d}$, la cual es un tipo de transformación lineal fraccional (también llamada función homográfica) [4], [5]. Para calcular la función bilineal se usa un algoritmo iterativo que consume un elemento de entrada x_i para producir un elemento de salida o_i, y en cada iteración actualiza las variables de estado (contenidas en los registros de estado) cuyos valores iniciales corresponden a los coeficientes *a, b, c y d.* En la Figura 1. se presenta la unidad de aritmética racional.

$$a_{i+1} = c_i x_i + d_i \qquad b_{i+1} = c_i$$
$$c_{i+1} = a_i x_i + b_i - o_i(c_i x_i + d_i) \qquad d_{i+1} = a_i - o_i c_i$$

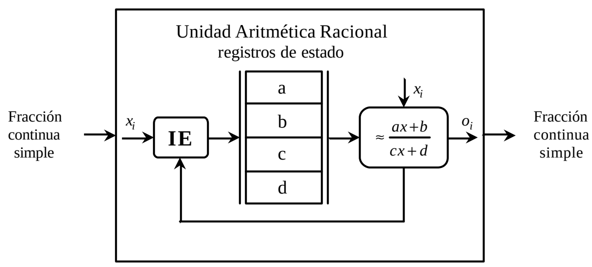

***Figura 1**. Unidad aritmética racional.*

2.3 Transformación M-Logaritmica Fraccionada (MFT) [1]

Teorema (Teorema MFT, Mencer **¡Error! No se encuentra el origen de la referencia.**). Un número binario B con p dígitos binarios, conteniendo n unos, es equivalente a una *fracción continua simple* con n cocientes parciales: la fracción M-logarítmica $\langle M_1, M_2, M_3, \ldots M_n \rangle$, donde:

$$B = b_1\, b_2\, b_3 \ldots b_p = 2^{b_1} + 2^{b_2}\, 2^{b_3} + 2^{b_4} + 2^{b_5} + \cdots + 2^{b_n}$$

Entonces:

$$B = \left[0;\, 2^{M_1}, -\left(2^{-M_1} + 2^{M_2}\right), \left(2^{-M_2} + 2^{M_3}\right), -\left(2^{-M_3} + 2^{M_4}\right), \left(2^{-M_4} + 2^{M_5}\right), \cdots \pm \left(2^{M_{n-1}} + 2^{M_n}\right)\right]$$

$$B \equiv \langle M_1, M_2, M_3, M_4, M_5, \ldots M_n \rangle$$

donde M_i está relacionado con a_i como la distancia entre los unos del número binario B por la ecuación recursiva

$$M_i = a_i - M_{i-1} \quad M_1 = a_1 = -b_1, \quad i = 2, 3, \ldots$$

3. ARQUITECTURA DE LA UNIDAD DE ARITMETICA RACIONAL

En la Figura 2 se muestra la arquitectura hardware del procesador dedicado, el cual permite llevar a cabo la función racional simple usando la unidad de aritmética racional.

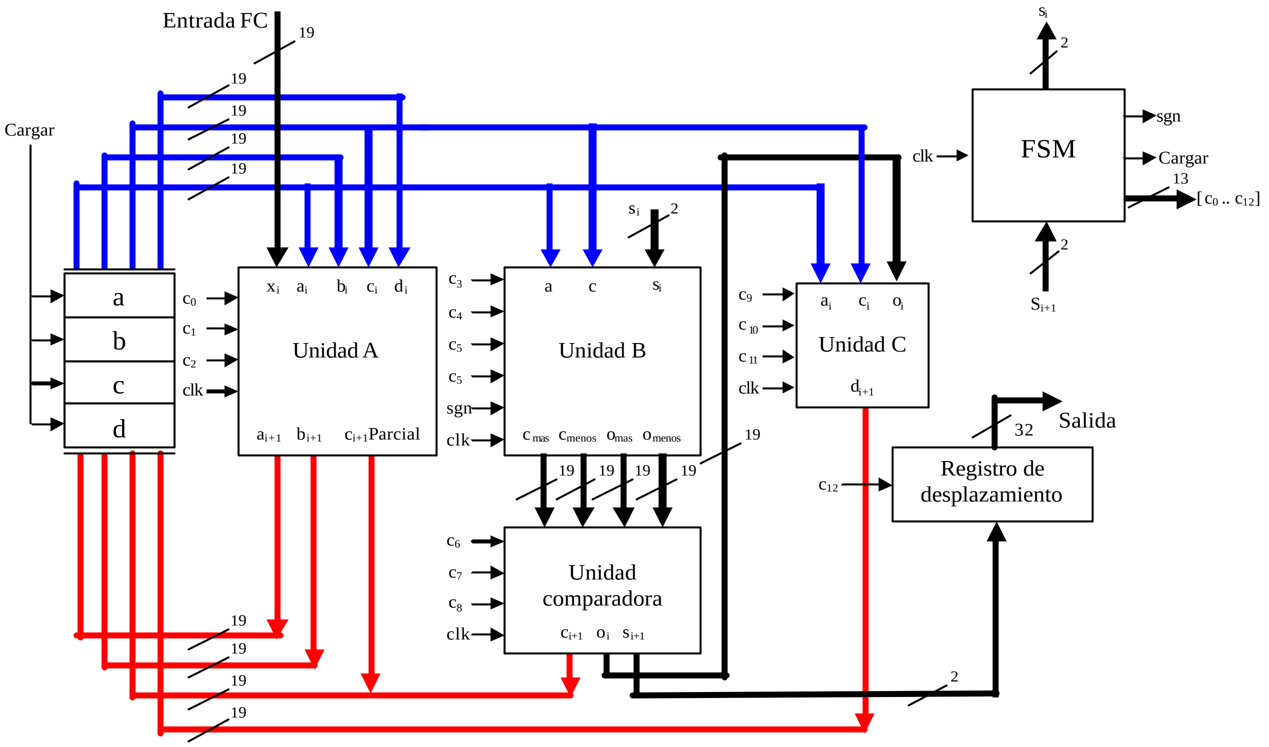

Figura 2. *Procesador que implementa la función racional simple.*

4. CONCLUSIONES Y TRABAJO FUTURO

Este trabajo presenta el diseño funcional de la unidad de aritmética racional, la cual permite implementar la función racional simple. En este caso, la unidad fue simulada usando el lenguaje de programación C^{++}.

Inicialmente, el trabajo futuro será orientado a diseñar el procesador completo, es decir, la unidad aritmética racional y los algoritmos MFT y MFT^{-1}, los cuales convierten los dígitos de los números binarios a los dígitos de la fracción continúa. Posteriormente, el objetivo será diseñar funciones analíticas mediante la división de polinomios que permiten obtener transformaciones de mayor orden como la transformación cuadrática $f(x) = \dfrac{ax^2 + bx + c}{dx^2 + ex + f}$.

En este orden de ideas se podrá implementar en hardware transformadas como la transformada bidimensional discreta del coseno directa e inversa usando la unidad de aritmética racional.

5. BIBLIOGRAFÍA

[1] O. Mencer, Rational Arithmetic Units in Computer Systems, PhD Thesis. Electrical Engineering Department, Stanford University, February 2000.

[2] A. N. Khovanskii, The Application of Continued Fractions and Their Generalizations to Problems in approximation Theory, 1956; translated by Peter Wynn, Groningen, Netherlands, P. Noordhoof, 1963.

[3] http://home.att.net/~numericana/answer/fractions.htm#continued

[4] http://usuarios.lycos.es/manuelnando/resumen

[5] http://soko.com.ar/matem/matematica/funciones_homograficas.htm