

DISEÑO DE MODELOS PARA DISPOSITIVOS ELECTRÓNICOS CERO-DIMENSIONALES PARA LA EDUCACIÓN EN NANOTECNOLOGÍA

Miguel Ángel Rojas Tapias
Estudiante Ingeniería Electrónica
Universidad Distrital Francisco José de Caldas
Bogotá Colombia
marteking@yahoo.es
marteking@gmail.com

Andrés Lombo Carrasquilla
Ph.D. Candidate. College of Engineering
University of South Florida
Universidad Distrital Francisco José de Caldas
alombo@udistrital.edu.co
lombo@mail.usf.edu

ABSTRACT

Con el avance de las nuevas tecnologías, tales como la nanoelectrónica, el desarrollo de métodos a través de los cuales sea posible hacer que estos conocimientos sean de dominio general se ha convertido en una necesidad. A través de este artículo se analizan una serie de modelos básicos de dispositivos nanoelectrónicos (puntos cuánticos, transistores de electrón único), enfocados hacia el área de la educación en nanotecnología, a nivel de pregrado. Los modelos que se presentan son esencialmente emuladores del comportamiento de los sistemas que se están estudiando. Los modelos no buscan ser un sistema de diseño (aunque sobre su plataforma es posible hacerlo) sino ser representaciones de los parámetros que son de importancia al hacer un análisis de esquemas electrónicos basados en los dispositivos objeto del modelo.

1. INTRODUCCIÓN

1.1 Sistemas cero-dimensionales

Dentro de los sistemas cero-dimensionales que se van a tratar a lo largo de este artículo están los puntos cuánticos y su derivado, el transistor de electrón único (SET).

1.1.1 Puntos cuánticos:

Son pequeñas cajas metálicas o semiconductoras que confinan un número específico de electrones, según su estado electrostático. Este dispositivo confina la función de onda del electrón en tres dimensiones a través de sus barreras.

El tamaño y la forma un punto cuántico puede ser controlado al igual que el número de electrones que contiene en forma precisa^[1].

Los comportamientos que permiten la conducción en un sistema de esta clase son, debido a la escala con que se presenta el fenómeno, esencialmente cuánticos.

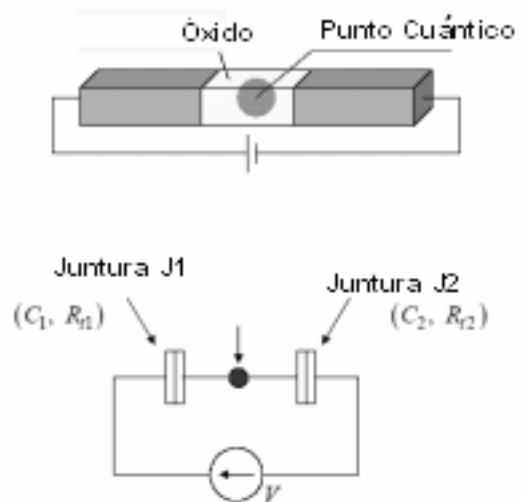


Figura 1. Punto Cuántico

Debido al confinamiento de electrones en una zona del espacio, se presenta el fenómeno de cuantización. Por causa de este fenómeno, la corriente que atraviesa el punto cuántico, a la vez que la energía necesaria para realizar un cambio al interior del sistema está discretizada. En consecuencia, la conductancia se representa en forma de escalera, fenómeno denominado “escalera de Coulomb”. A través de los voltajes aplicados sobre los electrodos externos (fuente y drenaje) es posible controlar los mecanismos de conducción, así como el estado energético del sistema.

Estos fenómenos, el de discretización energética y el de escalera de Coulomb se han representado en la simulación para indicar las condiciones de conducción del sistema, a la vez que los niveles necesarios de energía para poder realizar esa conducción.

1.1.2 Transistor de electrón único (SET)

Inicialmente puede concebirse el SET como un derivado del punto cuántico al cual se le ha agregado un tercer terminal denominado compuerta

Este dispositivo es un ejemplo de la aplicación del punto cuántico en cuanto a la aplicación del control de una carga sencilla.

Se procura que entre este terminal y la isla (punto cuántico) se presente una gran resistencia, lo que permite sintonizar las cargas inducidas por el voltaje de la compuerta.^[3]

Recientemente, los SET's se han venido considerando como serios candidatos para las aplicaciones de baja potencia y alta escala de integración, debido a su bajo costo energético de operación, que incluye solamente unos pocos electrones. Pero para que estos dispositivos sean útiles en aplicaciones prácticas, los SET's deben operar a temperatura ambiente. Las limitaciones en capacitancia y las fluctuaciones térmicas requieren que la isla no sea mayor a 10nm, tamaño que se hace difícil su implementación por métodos de micro fabricación convencionales.

2. MODELOS

2.1 Punto Cuántico

Con base a sistemas de ecuaciones y gráficos que se han determinado para el sistema^{[3][4][6][7]} se han estimado y diseñado los modelos que responden de la siguiente forma:

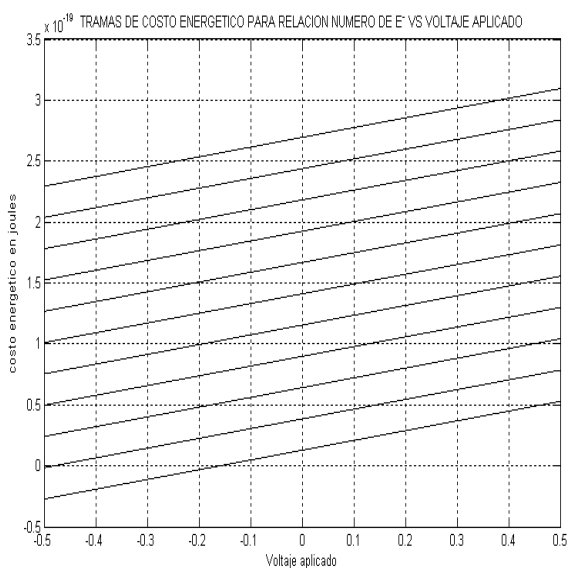


Figura 2. Tramas de costo energético

Lo mostrado en la figura 2 corresponde al costo energético en Joules que tiene el agregar o quitar un electrón del sistema, las gráficas paralelas corresponden a variaciones paramétricas en el número de electrones iniciales dentro del punto.

La expresión que define este esquema es la siguiente^[8]:

$$dE_i = \left(\frac{e}{(C_1 + C_2)} \right) \left(\frac{e}{2} + (ne - q_0 + C_s V_{sd}) \right) \quad (1)$$

La segunda gráfica de importancia se muestra a continuación y viene determinada por la energía de carga mínima para levantar el bloqueo relación que está dada por la expresión^[5]:

$$E(Q) = \frac{Q^2}{(C_1 + C_2)} \quad (2)$$

Asumiendo Resistencias de juntura iguales

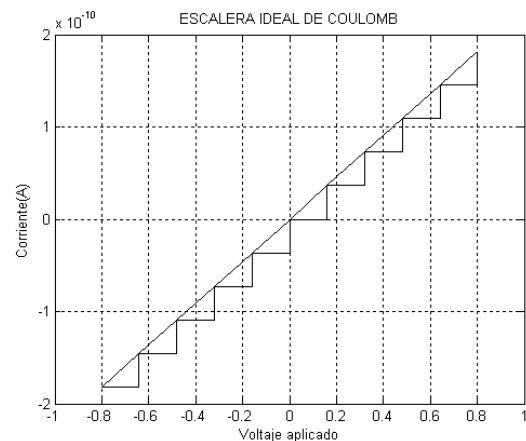


Figura 3 Escalera de Coulomb.

Lo que muestra la figura 3 corresponde al fenómeno de cuantización de carga denominado escalera de Coulomb, donde los espacios horizontales corresponden al bloqueo electrostático (bloqueo de Coulomb) espacios en los cuales los niveles de Fermi de los electrodos están alejados de los estados de conducción del punto cuántico, y las zonas verticales corresponden a los puntos donde se presenta el salto de carga debido al paso de los niveles de Fermi de los electrodos por los niveles permitidos de conducción del punto.

A través del desarrollo de estos modelos, es posible dar explicación a fenómenos eléctricos fundamentales, tales como el almacenamiento controlado de carga y la conducción basada en electrones individuales.

2.2 Transistor de electrón único

Las ecuaciones y gráficas necesarias para la estimación del modelo que se muestra a continuación corresponden al gráfico de conductancia y al gráfico de estabilidad^{[1][2][3][5][6]}

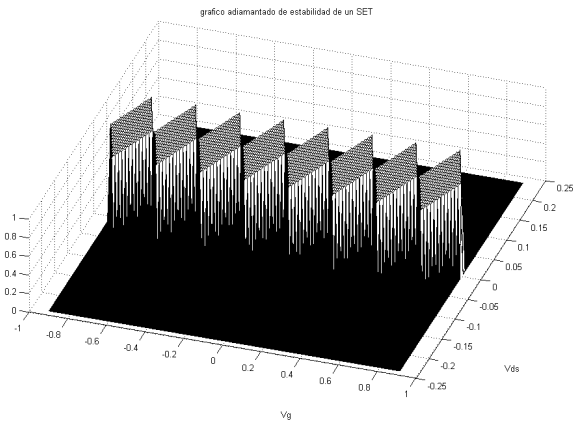


Figura 4. Gráfico de estabilidad de un SET

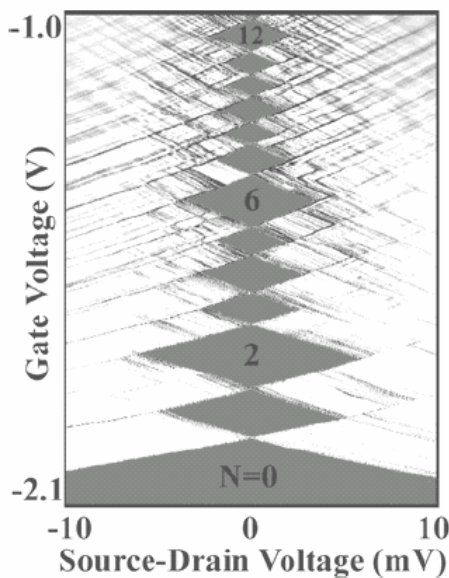


Figura 5. gráfico real para un SET de GaAs, AlGaAs (tomado de, *The single electron transistor and artificial atoms* M. A. Kastner)

Los diamantes, con conductancia diferencial muy baja, son regiones donde solamente un estado de carga es estable, es decir, se suprime el transporte de electrones por causa del bloqueo de Coulomb. El límite de los diamantes corresponde al umbral para el cambio de la carga en el átomo artificial.

A partir de este gráfico es posible determinar relaciones de corriente y voltaje según el parámetro que se varíe,

sea este el voltaje fuente- drenaje, en cuyo caso encontramos un solo bloqueo, o variando el voltaje compuerta-fuente, lo cual resulta en un paso sucesivo por varias zonas de bloqueo.

Como se nota al contrastar las figuras 4 y 5, el modelo realiza una descripción de un comportamiento idealizado del sistema, donde los diamantoides son uniformes y describen áreas definidas claramente. Sin embargo, la diferencia respecto del esquema real no se traduce en variaciones del comportamiento básico del sistema, lo que permite hacer uso del modelo para realizar una representación del esquema de funcionamiento de estos dispositivos.

Haciendo una curva paramétrica en la que se incluyen los tres parámetros (Voltaje compuerta – drenaje, voltaje compuerta fuente y corriente como variable de salida) se obtiene la siguiente gráfica, especificada como la curva de conductancia de un SET:

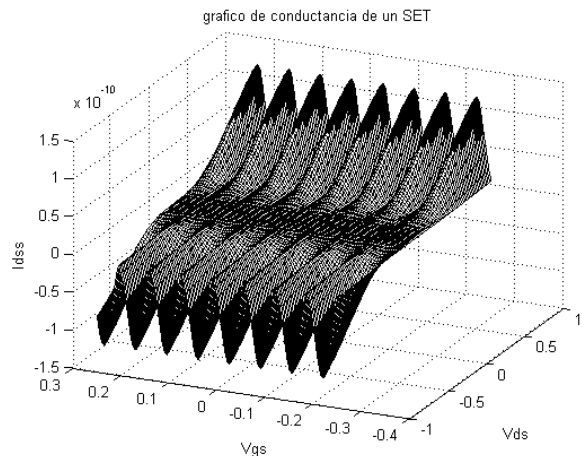


Figura 5. gráfico de conductancia de un SET

Esta gráfica finalmente representa el estado de conductancia de un SET en términos de sus voltajes de alimentación, y da clara cuenta del comportamiento del dispositivo.

3. CONCLUSIONES

- Los modelos presentados ejemplifican en forma clara el comportamiento de los dispositivos que se quieren dar a conocer en mecanismos de educación virtual.
- Para un estudiante de pregrado no resulta difícil entender este sistema de modelamiento, ya que viene dado por ecuaciones y relaciones físicas básicas, que de no conocerse pueden interpretarse sin mucha dificultad.

4. RECONOCIMIENTO

Este trabajo se realiza dentro del proyecto “Plataforma de Educación en Nanotecnología, apoyado por el Centro de Investigaciones y Desarrollo Científico de la Universidad Distrital Francisco José de Caldas.

5. REFERENCIAS

[1] D. Minoli, *Nanotechnology Applications to Telecommunications and Networking*, John Wiley & Sons 2006

[2]. K. Matsumoto, M. Ishii, J. Shirakashi, Y. Oka, A. Kurokawa, A. Ando and S. Ichimura, *Japanese Journal of Applied Physics* 34, 2B, 1387, 1995.

[3] Yu, Jia Yuan , *An Overview of Nanoelectronic Devices with Emphasis on the Single-Electron Transistor*

[4] D. K. Ferry. *Tunneling in Nanostructures IV: The Coulomb Island* 2003

[5] M. A. Kastner, *The single electron transistor and artificial atoms*, *Annalen der Physik*, 9 885 (2000).

[6] S. Datta , *Quantum of Conductance*, Fundamentals of Nanoelectronics, 2004

[7] quantum dot corporation www.qdots.com

[8] Galperin Y. Lectures, University of Oslo *Group of Low-Temperature Physics*
<http://www.fys.uio.no/~yurig/Nanotechnology/MEF5010.html>